

DCC 受控

C8724

规格书

版本: V1

修订记录

序号	页次	版本	修订内容纪要	制定	审核	批准	生效日期
1	/	V1	新规	张权	王有忠	黄新	2025. 03. 10



1. 概述

C8724 是一颗最大支持 8×12 LED 点阵驱动芯片。每颗 LED 都独立支持 8bit PWM 数据和 256 级线性 PWM 调光。芯片内置 64 级全芯片电流调节功能。

C8724 可配置 2bit 地址译码支持单数据总线最大 4 颗芯片的并联应用，极大降低对 MCU 的性能需求。

C8724 工作电压范围 $2.9V \sim 5.5V$ ，具有极低的工作电流。休眠模式最低 $250\mu A$ 。

C8724 采用 QSOP24/QFN24 封装形式。正常工作温度范围 $-40^{\circ}C \sim 85^{\circ}C$ 。

2. 特征参数

- 工作电压范围: $2.9V \sim 5.5V$
- 8×12 点阵: 96 LEDs 或者 32 RGBs
- 256 PWM 单点独立控制
- 64 级全局电流增益
- 类 SPI 接口, 最大 20Mhz
- 内置消影
- 恒流输出范围 (@VDD=5V)
 $8.5 \sim 40mA$
- 数据校验

3. 典型应用

- 手机或者其它手持设备上的 LED 显示
- 键盘或者鼠标
- 白色家电
- 智能音箱

4. 典型应用图

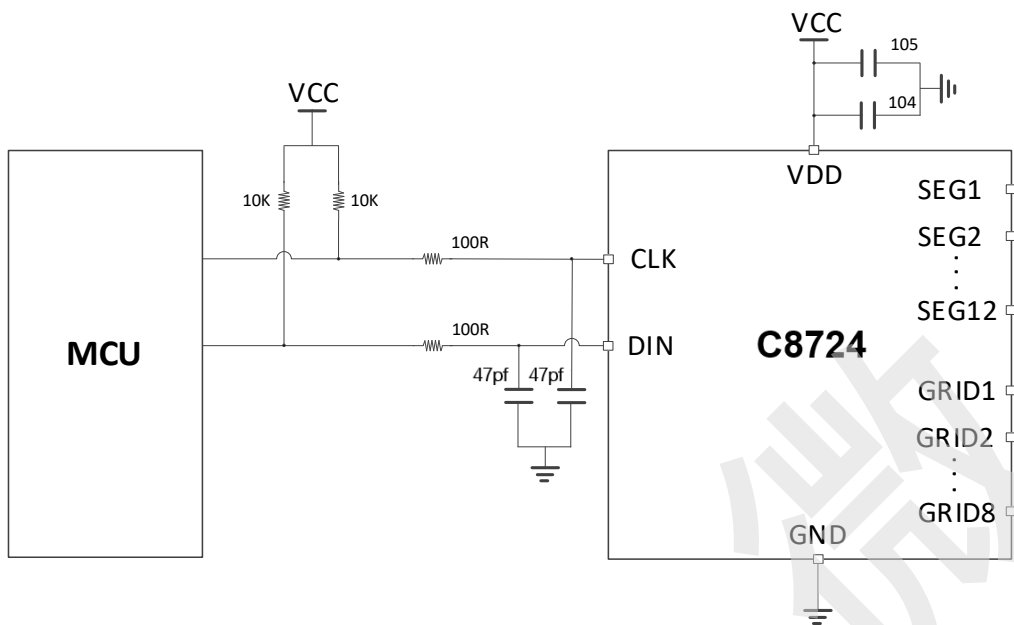


图 1 MCU 与芯片连接

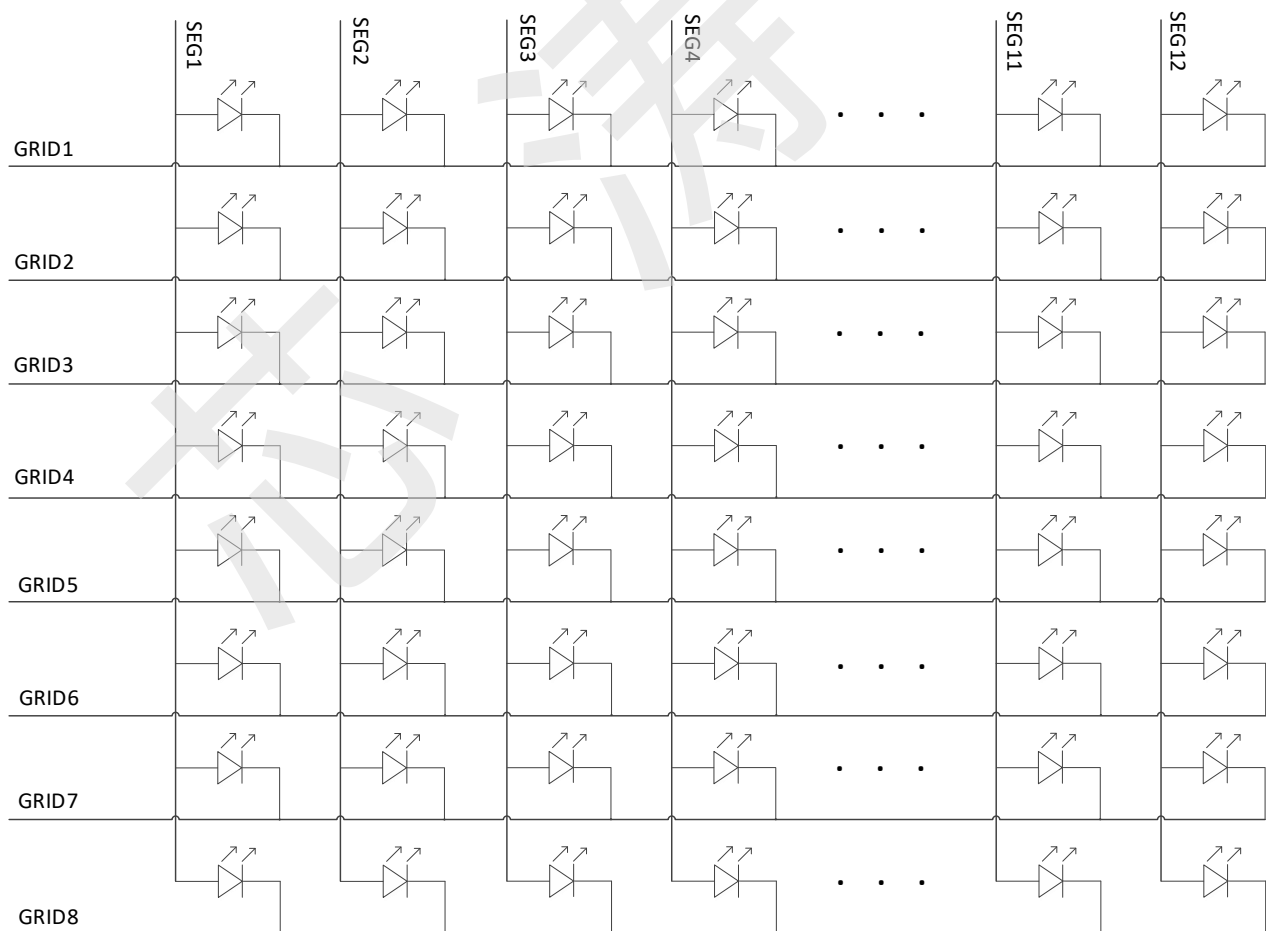


图 2 单色 LED 应用 (12x8=96)

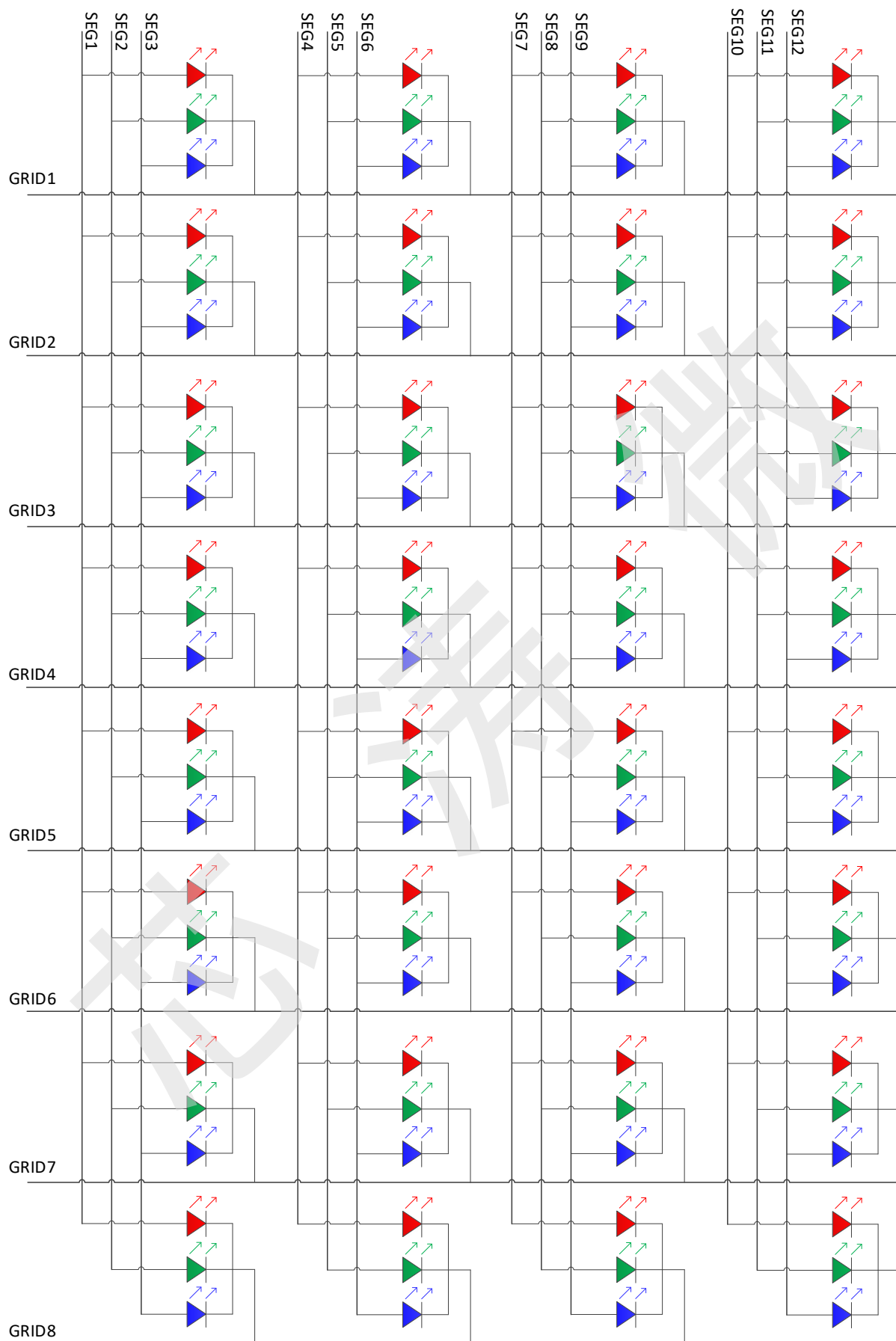
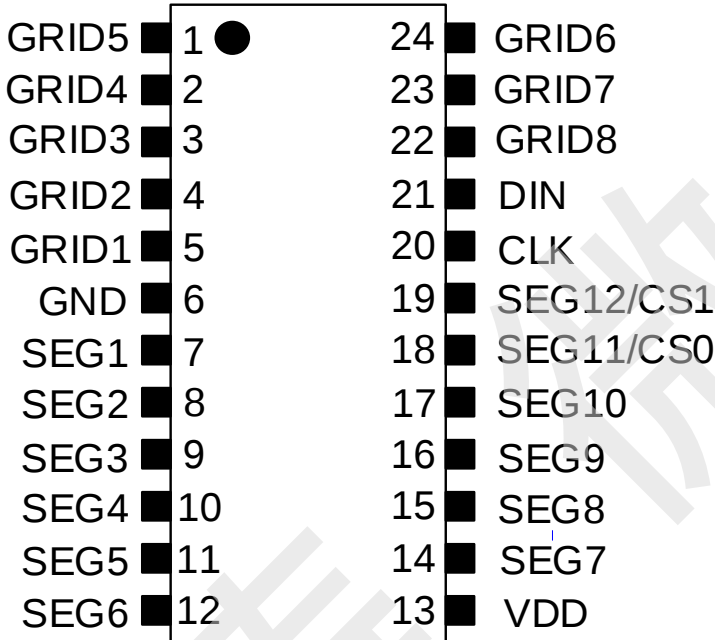


图 3 RGB LED 应用 (4x8=32)

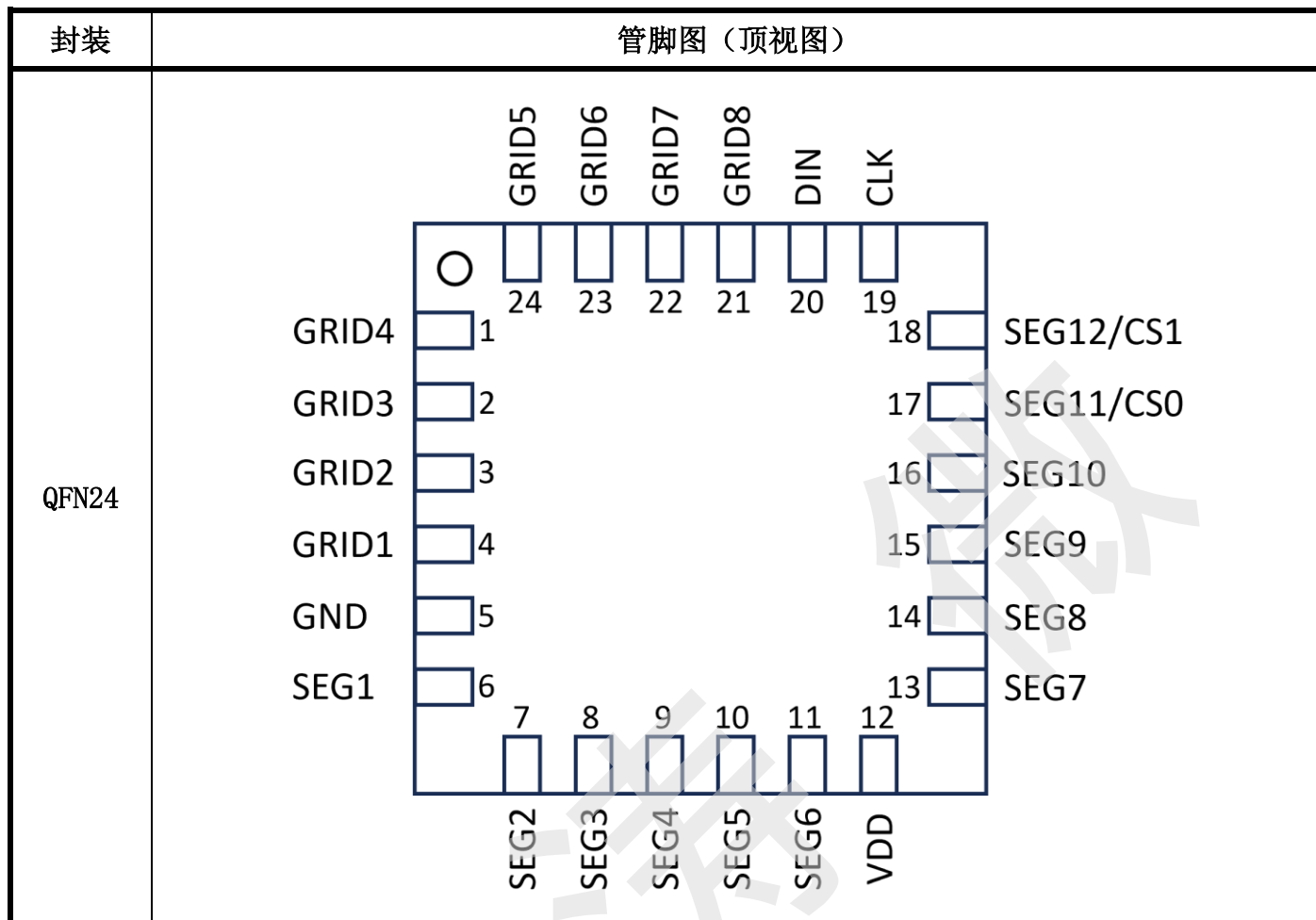
5. 管脚定义

1) C8724QP

封装	管脚图（顶视图）
QSOP24	

符号	管脚号	说明
GRID1~GRID8	1~5 22~24	位输出
SEG1~SEG10	7~12 14~17	段输出
SEG11/CS0	18	段输出/片选信号
SEG12/CS1	19	段输出/片选信号
DIN	21	串行数据输入
CLK	20	时钟信号, 上升沿采样
VDD	13	电源
GND	6	地

2) C8724QN



符号	管脚号	说明
GRID1~GRID8	1~4 21~24	位输出
GND	5	地
SEG1~SEG10	6~11 13~16	段输出
VDD	12	电源
SEG11/CS0	17	段输出/片选信号
SEG12/CS1	18	段输出/片选信号
CLK	19	时钟信号, 上升沿采样
DIN	20	串行数据输入

6. 极限参数

工作电压, V_{DD}	-0.3V~6.0V
输入电压	-0.3V~ V_{DD} +0.3V
最大结温, T_{JMAX}	+150° C
仓储温度, T_{STG}	-65° C~150° C
工作温度, T_A	-40° C~+85° C
LED SEG 驱动输出电流 I_{SG}	40mA
LED GRID 驱动输出电流 I_{GRID}	-800mA
热阻	75° C/W (QSOP24)
	40° C/W (QFN24)
功率损耗 P_D	1100mw ($T_A=25°$ C)
	500mw ($T_A=80°$ C)

7. 电气参数 ($V_{DD}=5V$, $T_A=25°$ C, 电流增益 GCC 设置为“11111”, 每点 PWM 数据=0xFF)

符号	参数	条件	最小值	典型值	最大值	单位
V_{DD}	工作电压		2.9		5.5	V
I_{CC}	静态工作电流	CLK & DIN=0, 所有输出关闭		5	7	mA
I_{SD}	休眠模式电流	进入休眠模式*			300	uA
I_{SG}	输出恒流 SEG1~SEG12	输出打开	8.5	20	40	mA
I_{LED}	每颗 LED 平均电流	“TLS=11” “SCAN=111”		5		mA
V_{OUT}	恒流输出所需电压	$I_{out}=25mA$	650			mV
I_{GRID}	位输出电流 GRID1~GRID8	$V_{GRID}=0.3V$	-500			mA
%/VDD	恒流输出变化 (vs VDD)	$I_{out}=10mA$		±1		%/V
%/V _{OUT}	恒流输出变化 (vs V _{OUT})	$I_{out}=10mA$		±0.1		%/V
逻辑电气参数 (DIN、CLK)						
V_{IH}	输入高电平电压	$V_{DD}=5V$	3.5			V
V_{IL}	输入低电平电压	$V_{DD}=5V$			1.5	V
I_{IL}	输入低电平电流	$V_{input}=0V$			10	nA
I_{IH}	输入高电平电流	$V_{input}=5V$			10	nA

8. 交流参数 ($V_{DD}=5V$, $T_A=25^{\circ}C$, 电流增益设置 GCC 为 “11111”, 每点 PWM 数据=0xFF)

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	输入时钟频率				20	MHz
T_{SETUP}	数据建立时间		5			ns
T_{HOLD}	数据保持时间		5			ns
T_{WLCLK}	时钟低电平宽度		15			ns
T_{WHCLK}	时钟高电平宽度		15			ns
F_{OSC}	内部 RC 时钟频率			8		MHz
T_{SCAN}	扫描周期	“TLS=11” “SCAN=111” “CKS=0 & RCKS=11”		272		us

9. 交流时序图

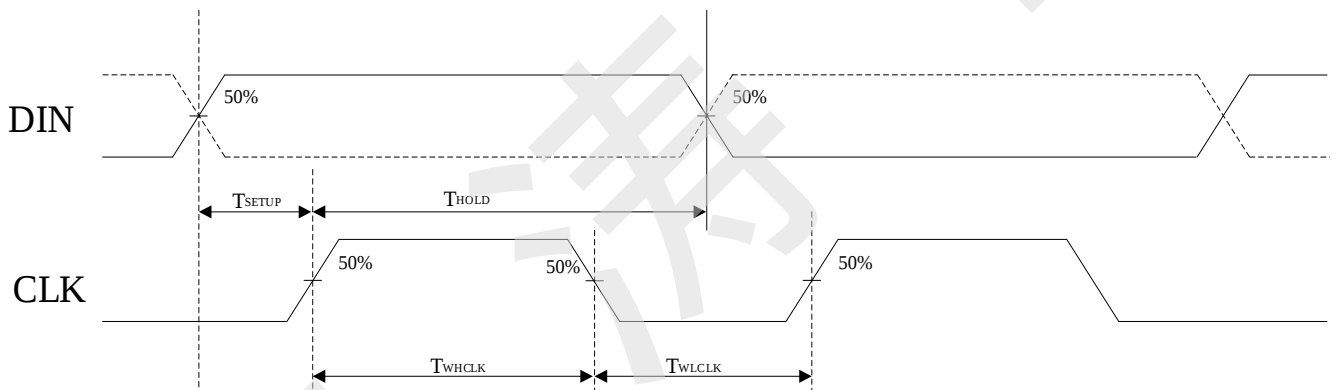


图 4 交流时序图

10. 接口描述

微处理器的数据通过两线总线接口（DIN、CLK）和本芯片通信，在 CLK 上升沿时接收数据，数据的输入总是高位在前，低位在后传输，8bit 为一完整数据组。若干数据组组成指令数据包、设置数据包和显示数据包。

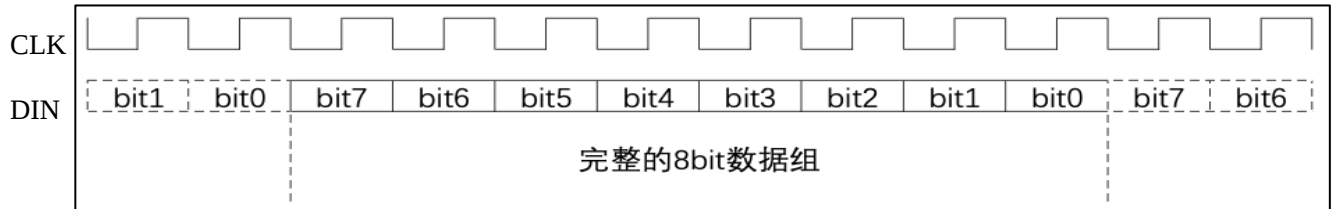


图 5 bit 数据传输

11. 指令数据包

指令数据包是 C8724 的控制核心，它由包头、指令类型码和指令校验组成，总共包含 4 个 8bit 数据组。指令数据包决定芯片的各个工作模式和功能，所有的操作都由不同的指令数据包开始或者结束。

Header	包头 (5AFF)
W0	指令数据码
W1	指令校验

图 6 指令数据包格式

指令数据包包头固定为 0x5A 加 0xFF。指令校验为包头与指令类型码相加所得(保留低 8 位)

12. 指令数据码

B7	B6	B5	B4	B3	B2	B1	B0	说明
0	广播使能 0:片选响应模式 1:广播响应模式	CS<1>	CS<0>					芯片选择地址码
		片选地址位		0	0	0	1	配置数据写入
				0	0	1	0	显示数据按顺序写入
				0	0	1	1	显示数据按地址写入
				0	1	0	0	显示数据更新
				1	0	0	0	软复位
				1	1	1	0	休眠
				1	1	0	1	强制唤醒
				1	0	1	1	全局复位

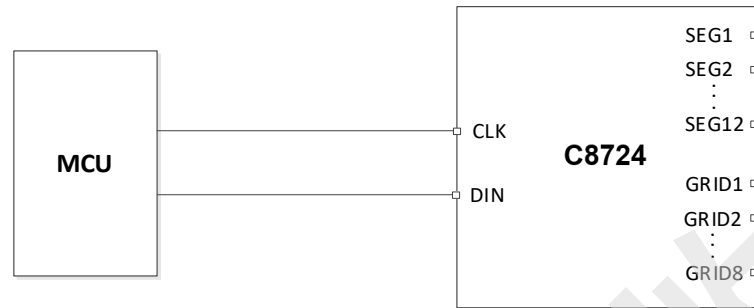
B6=0 为片选响应模式，只有片选地址匹配的芯片才会响应。

B6=1 为广播响应模式，所有芯片无论片选地址是多少均会响应。

13. 芯片选择地址码说明

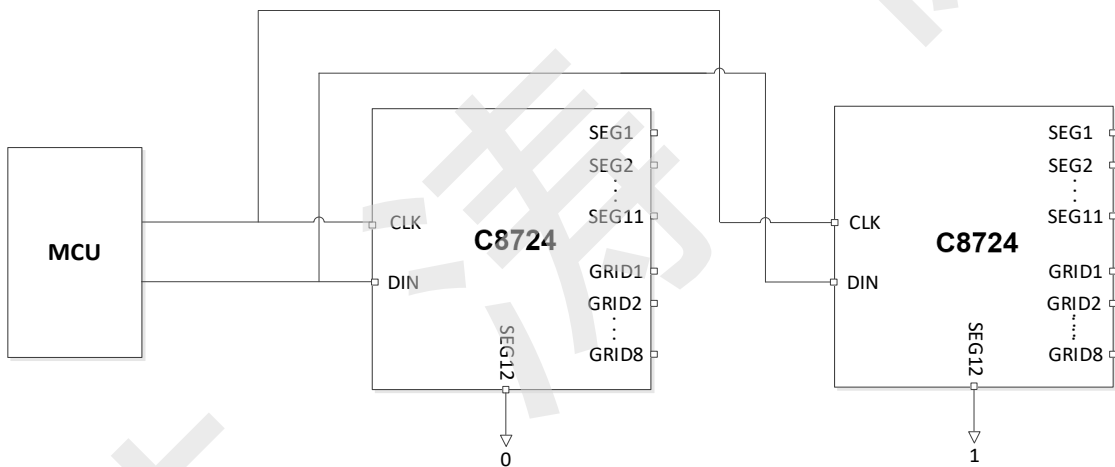
芯片默认片选地址 00，也可以通过内部寄存器将 SEG11/SEG12 设置为片选输入信号。

1 片控制模式



片选地址 00

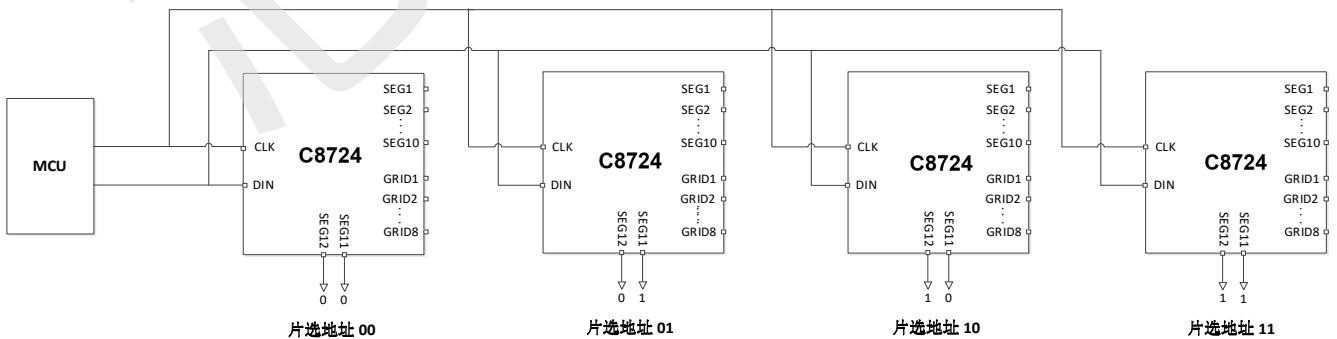
2 片控制模式



片选地址 00

片选地址 10

4 片控制模式



片选地址 00

片选地址 01

片选地址 10

片选地址 11

图 7 芯片译码应用图

14. 芯片指令集

● 配置数据写入指令

配置数据写入指令执行后，芯片进入配置数据输入模式。连续输入 4 组配置数据和 1 组末位校验数据。配置数据采用自动地址递增方式读取，依次是配置数据 1、配置数据 2、设置数据 3 和配置数据 4。最后一组校验码由前 4 组配置数据相加所得(保留低 8 位)，如果校验失败，前面所写 4 组配置数据都无效，芯片会保存上一次正常写入的配置数据。

Header	包头(5AFF)
W0	指令数据码
W1	指令校验
W2	配置寄存器 1
W3	配置寄存器 2
W4	配置寄存器 3
W5	配置寄存器 4
W6	数据包尾校验

图 8 配置数据包格式



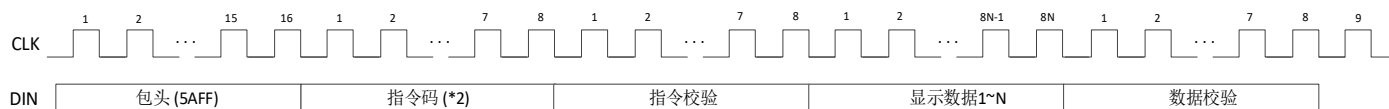
● 显示数据按顺序写入指令

显示数据按顺序写入指令执行后，芯片进入显示数据按顺序输入模式。连续输入 N 组 PWM 显示数据和 1 组末位校验数据。PWM 显示数据采用自动地址递增方式读取，依次是显示数据 1、显示数据 2、显示数据 3 等，直至显示数据 N。最后一组校验码由前 N 组显示数据相加所得（保留低 8 位），如果校验失败，前面所写所有显示数据都无效，SRAM 会保持上一次正确写入的显示数据。待芯片执行完显示数据更新指令后芯片开始显示此次写入的显示数据。

此处的 N 由前述配置数据 2 中的配置数据决定，具体对应关系在配置寄存器说明中详细描述。

Header	包头(5AFF)
W0	指令数据码
W1	指令校验
W2	显示数据1
W3	显示数据2
W4	显示数据3
W(N+1)	显示数据N
W(N+2)	包尾校验

图 9 显示数据包格式（按顺序输入模式）

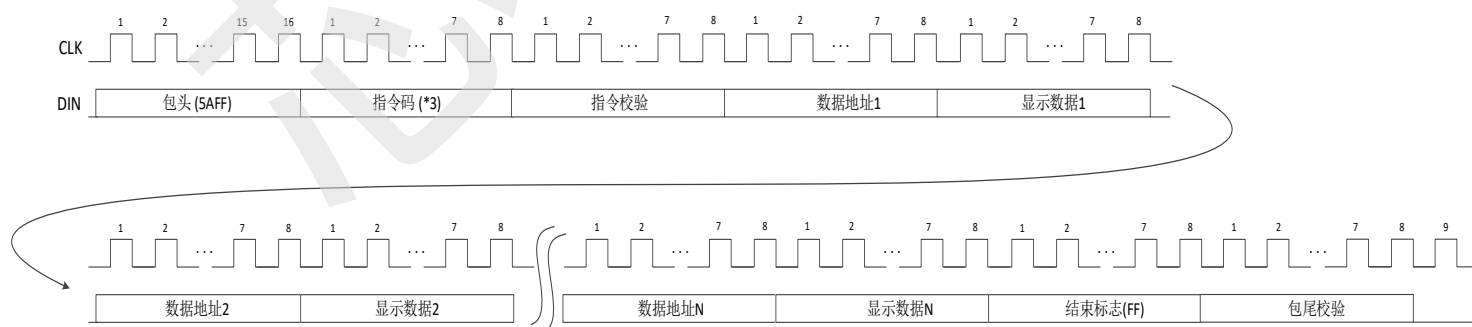


● 显示数据按地址写入指令

显示数据按地址写入指令执行后，芯片进入显示数据按地址输入模式。如需输入 N 组 ($N \leq 72$) 显示数据则发送数据依次是数据地址 1、显示数据 1、数据地址 2、显示数据 2、数据地址 3、显示数据 3、显示数据 3 等，直至数据地址 N、显示数据 N 和结束标志 (FF) 以及末位校验数据。最后一组包尾校验码由前 N 组数据地址和显示数据以及结束标志 (FF) 相加所得（保留低 8 位），如果校验失败，前面所写所有显示数据都无效，SRAM 会保持上一次正确写入的显示数据。该写入指令完成后，待芯片执行完显示数据更新指令后芯片开始显示此次写入的显示数据。上述数据地址对应关系可通过查询 SRAM 数据排布获得。

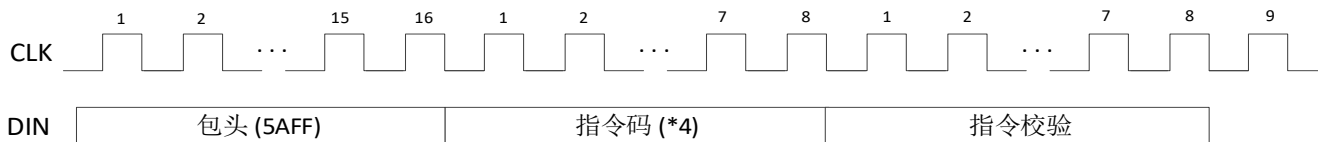
Header	包头(5AFF)
W0	指令数据码
W1	指令校验
W2	数据地址1
W3	显示数据1
W4	数据地址2
W5	显示数据2
W(2N)	数据地址N
W(2N+1)	显示数据N
W(2N+2)	结束标志(FF)
W(2N+3)	包尾校验

图 9 显示数据包格式(按地址输入模式)



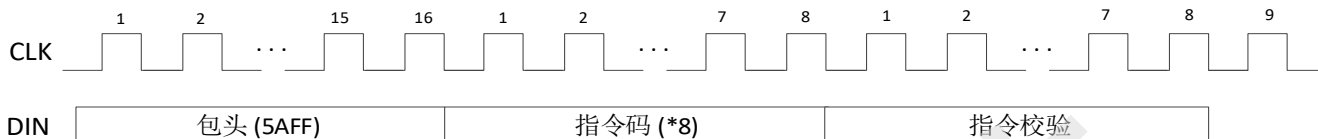
● 显示数据更新指令

C8724 内部采用双 SRAM 结构，当前显示数据和下一帧显示数据独立存储在不同的 SRAM 内。这种结构的最大好处就是写数据不会影响当前正常的显示，同时可以降低对写数据所需的带宽要求，降低对 MCU 的性能需求。所以当下一帧显示数据写入后（包括按顺序写入和按地址写入），就需要发送此命令来更新显示数据。



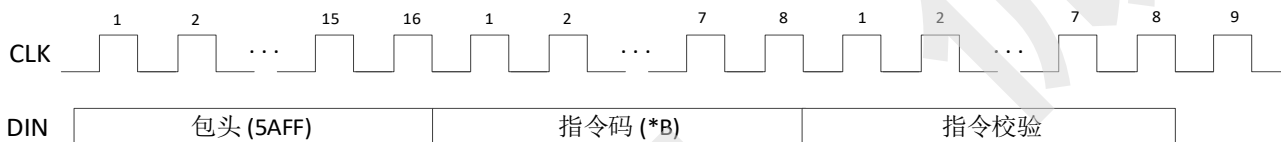
● 软复位指令

软复位指令执行后，芯片内部 PWM 计算器被复位，当前显示数据重新显示。



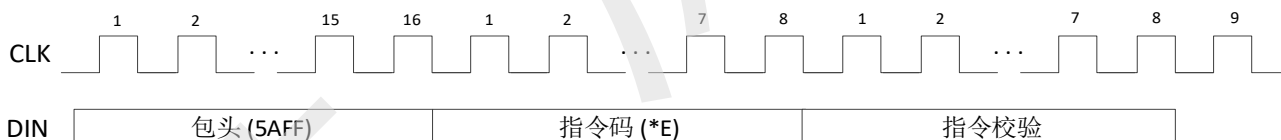
● 全局复位指令

全局复位指令执行后，芯片内部所有寄存器都会被复位，输出也关闭，等同于上电复位。



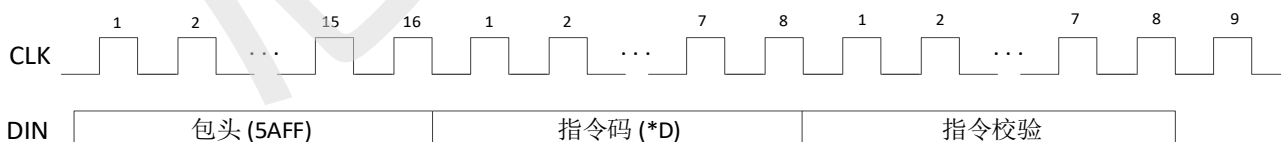
● 休眠指令

芯片送完全 0 数据后再发送休眠指令，芯片立即进入休眠模式。当芯片检测到唤醒指令或输入非 0 数据时立即退出休眠。



● 唤醒指令

唤醒指令执行后，芯片从休眠模式中退出，开始进入正常工作模式。



15. 设置寄存器说明

● 设置寄存器 1

Bit	B7	B6	B5: B0
名称	SEG12_CS	SEG11_CS	GCC
默认值	0	0	111111

SEG12_CS 控制管脚 SEG12 的功能

当 SEG12_CS=0 时, SEG12 为片选输入控制位 CS1, 当 SEG12_CS=1 时, SEG12 恒流输出通道, 可正常驱动 LED。

SEG11_CS 控制管脚 SEG11 的功能

当 SEG11_CS=0 时, SEG11 为片选输入控制位 CS0, 当 SEG11_CS=1 时, SEG11 恒流输出通道, 可正常驱动 LED。

GCC 控制 SEG1~SEG12 的输出电流 I_{SG}

$$I_{SG} = \frac{500}{1000} \times (17 + GCC)$$

$$GCC = \sum_{n=0}^5 B[n] \times 2^n$$

n 对应 GCC bit 的位置, B[n]代表 GCC 对应位置的二进制值 (0 或者 1)

$$\text{默认上电后 } B5:B0=111111, GCC=63; I_{SG} = \frac{500}{1000} \times (17 + 63) = 40\text{mA}$$

$$\text{最小电流设置 } B5:B0=000000, GCC=0; I_{SG} = \frac{500}{1000} \times (17 + 0) = 8.5\text{mA}$$

此电流 I_{SG} 为峰值电流, 实际输出的平均电流还需要结合 PWM 数据和扫描数, 后续会有详细计算。

● 设置寄存器 2

Bit	B7	B6	B5	B4:B2	B1	B0
名称	CKS	~	~	SCAN	WM	VSYN_M
默认值	0	0	0	000	0	0

CKS 时钟选择设置

0 内部时钟 RCLK

1 外部时钟 CLK

SCAN 行扫描设置

- 000 GRID1 使能、GRID2~GRID8 关闭
- 001 GRID1~GRID2 使能、GRID3~GRID8 关闭
- 010 GRID1~GRID3 使能、GRID4~GRID8 关闭
- 011 GRID1~GRID4 使能、GRID5~GRID8 关闭
- 100 GRID1~GRID5 使能、GRID6~GRID8 关闭
- 101 GRID1~GRID6 使能、GRID7~GRID8 关闭
- 110 GRID1~GRID7 使能、GRID8 关闭
- 111 GRID1~GRID8 使能

SCAN 被设置后，显示数据包内的数据组 N 就被确定。

$$M = \sum_{n=0}^2 B[n] \times 2^n + 1 \quad M \text{ 为 GRID 输出使能的个数}$$

$$N = 12 \times M$$

n 代表 SCAN 中每位的位置、B[n] 代表 SCAN 对应位置的二进制值（0 或者 1）

数据包内数据组数量被确认后，采用地址自动递增方式写入 SRAM。

SCAN 设置与 SRAM 地址对应关系

SCAN	SRAM地址范围	SCAN	SRAM地址范围
0000	00H~0BH	0001	00H~1BH
0010	00H~2BH	0011	00H~3BH
0100	00H~4BH	0101	00H~5BH
0110	00H~6BH	0111	00H~7BH

SRAM 地址与 SEG、GRID 对应关系

GRID8	GRID7	GRID6	GRID5	GRID4	GRID3	GRID2	GRID1	
70H	60H	50H	40H	30H	20H	10H	00H	SEG1
71H	61H	51H	41H	31H	21H	11H	01H	SEG2
72H	62H	52H	42H	32H	22H	12H	02H	SEG3
73H	63H	53H	43H	33H	23H	13H	03H	SEG4
74H	64H	54H	44H	34H	24H	14H	04H	SEG5
75H	65H	55H	45H	35H	25H	15H	05H	SEG6
76H	66H	56H	46H	36H	26H	16H	06H	SEG7
77H	67H	57H	47H	37H	27H	17H	07H	SEG8
78H	68H	58H	48H	38H	28H	18H	08H	SEG9



79H	69H	59H	49H	39H	29H	19H	09H	SEG10
7AH	6AH	5AH	4AH	3AH	2AH	1AH	0AH	SEG11
7BH	6BH	5BH	4BH	3BH	2BH	1BH	0BH	SEG12

注意：当 SEG11 或 SEG12 配置为片选输入信号时，数据写入时 SEG11 或 SEG12 固定写 0。

WM 测试模式使能设置

- 0 不使能
- 1 使能（正常显示不可置 1）

VSYN_M 数据更新模式设置

- 0 强制更新 数据更新指令执行后，在下一个 CLK 会立刻更新
- 1 芯片自动更新 数据更新指令执行后，在一次完整的扫描显示结束后更新

● 设置寄存器 3

Bit	B7	B6	B5:B4	B3	B2	B1:B0
名称	OTP1	RCS	RCKS	OE	DGH	TLS
默认值	1	1	11	0	0	00

OTP1 过温保护功能 1 使能

- 0 功能打开：T_{JMAX} 超过 125° C，I_{SG} 自动降低三分之一
- 1 功能关闭

RCS 电流设置电阻选择

- 0 使用内部设置电阻，固定设置为 0

RCKS 内部时钟频率设置

- 00 1MHz
- 01 2MHz
- 10 4MHz
- 11 8MHz

OE SEG 输出使能

- 0 SEG 输出关闭

1 SEG 输出打开

DGH 消除鬼隐设置

0 消除鬼隐弱

1 消除鬼隐强

TLS 换行时间设置

00 4T

01 8T

10 12T

11 16T

T 为 PWM 时钟周期。如果 CKS=1, T 为 CLK 周期; 如果 CKS=0, T 为 RCLK 周期

GRID 输出周期 $T_{GRID}=TLS+T_{PWM}$, $T_{PWM}=256T$ (SEG 输出周期)

每行输出有效占空比 $Duty=\frac{T_{PWM}}{T_{GRID}} \times \frac{1}{M}$

PWM 控制

每个 LED 对应一个 8bitPWM 数据, 通过改变这个 PWM 数据, 可以改变 LED 上流过的平均电流 I_{LED} , 从而达到 256 级调光的效果。

$$I_{LED}=\frac{PWM}{256} \times I_{SG} \times Duty$$

显示周期

一次完整的显示周期 $T_{SCAN}=M \times T_{GRID}$

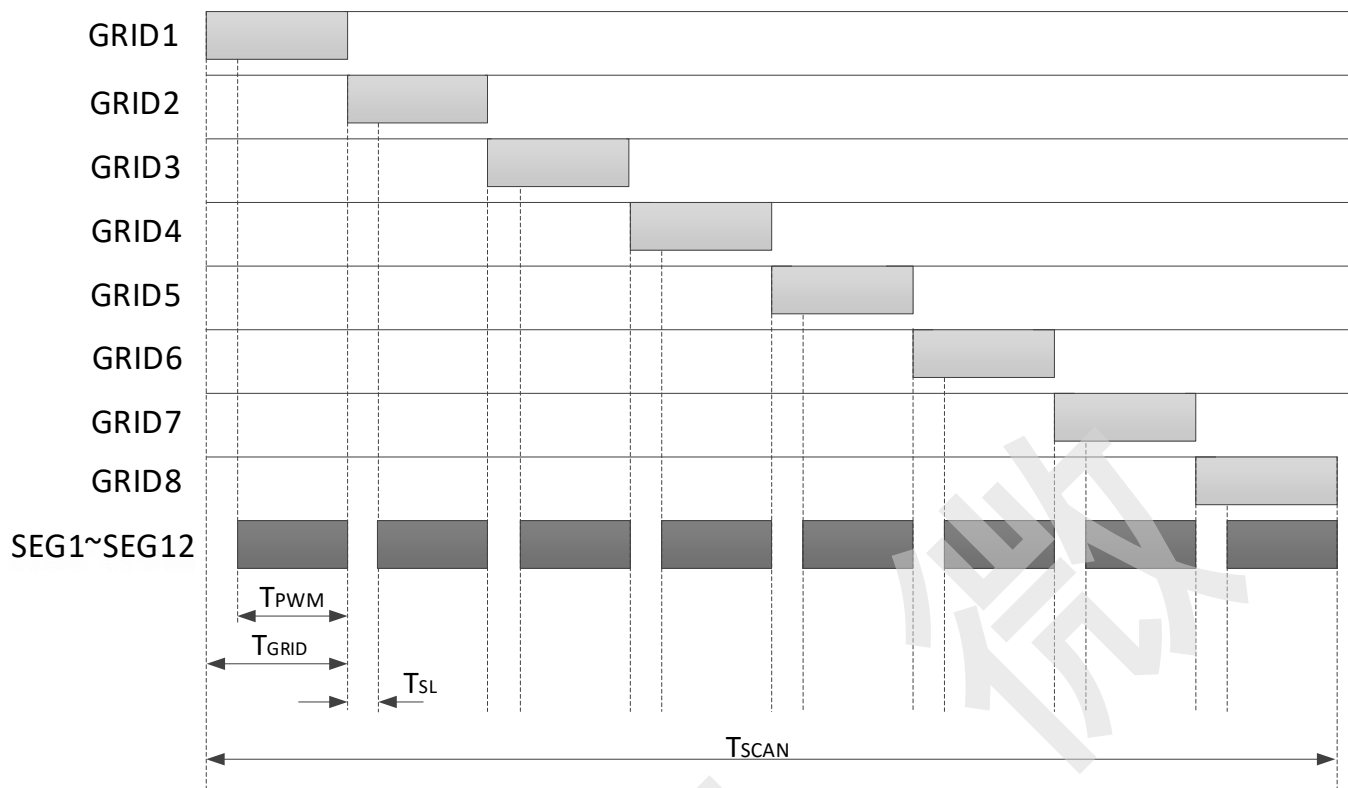


图 10 显示周期说明

● 设置寄存器 4

Bit	B7	B6	B5	B4	B3	B2	B1	B0
名称	~	SLEEP_EN	SLEEP_AT	GRST	SRST	CLK2X	OTP2	PDR
默认值	0	0	0	0	0	0	1	0

SLEEP_EN 休眠模式使能设置

- 0 不使能
- 1 使能

SLEEP_AT 自动休眠模式使能设置

- 0 不使能
- 1 使能

使能后，芯片收到数据全部为 0 时，自动进入休眠状态，当写入非 0 数据时，自动唤醒。

GRST 全局复位使能设置

- 0 不使能
- 1 使能

SRST 软复位使能设置

- 0 不使能
- 1 使能

CLK2X 扫描时钟 2 倍频使能

- 0 不使能
- 1 PWM 时钟 2 倍频使能

OTP2 过温保护 2 功能

- 0 过温保护功能 2 打开: T_j 超过 150 度, 输出电流全部关闭
- 1 过温保护功能 2 关闭

PDR 掉电复位功能

- 0 不使能
- 1 使能

16. GAMMA 矫正

为了拟合人类眼睛对 LED 亮度变化的感知, 达到更好的 LED 观赏效果, 一般情况下我们可以利用 C8724 支持 256 级 PWM 的能力来做 GAMMA 矫正。

32 级 GAMMA 矫正举例说明

C(0)	C(1)	C(2)	C(3)	C(4)	C(5)	C(6)	C(7)
0	1	2	4	6	10	13	18
C(8)	C(9)	C(10)	C(11)	C(12)	C(13)	C(14)	C(15)
22	28	33	39	46	53	61	69
C(16)	C(17)	C(18)	C(19)	C(20)	C(21)	C(22)	C(23)
78	86	96	106	116	126	138	149
C(24)	C(25)	C(26)	C(27)	C(28)	C(29)	C(30)	C(31)
161	173	186	199	212	226	240	255

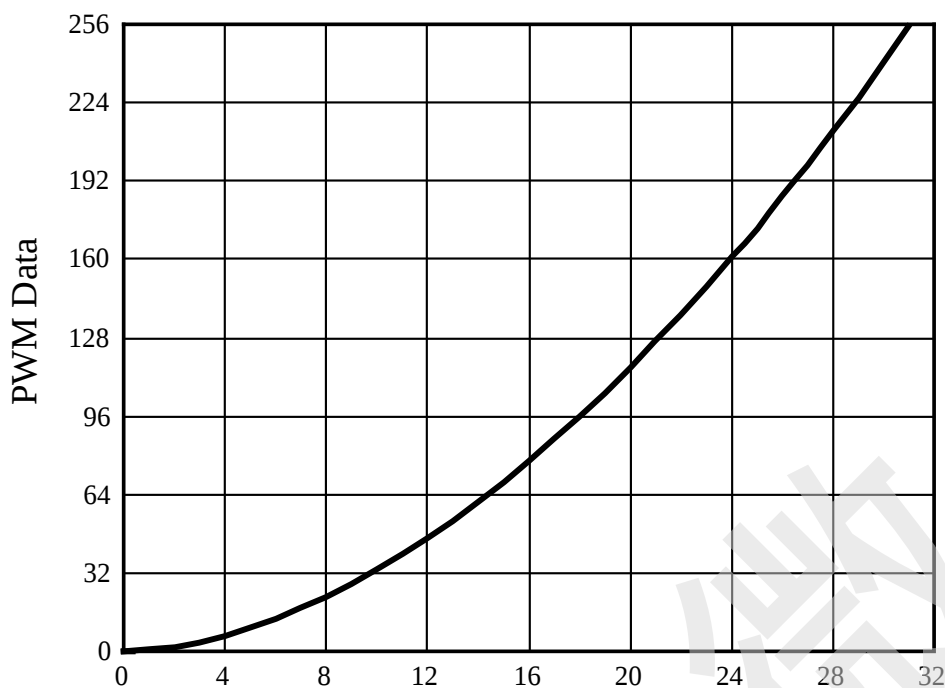


图 19 32 级 GAMMA 转换曲线

64 级 GAMMA 矫正举例说明

C(0)	C(1)	C(2)	C(3)	C(4)	C(5)	C(6)	C(7)
0	1	2	3	4	5	6	7
C(8)	C(9)	C(10)	C(11)	C(12)	C(13)	C(14)	C(15)
8	10	12	14	16	18	20	22
C(16)	C(17)	C(18)	C(19)	C(20)	C(21)	C(22)	C(23)
24	26	29	32	35	38	41	44
C(24)	C(25)	C(26)	C(27)	C(28)	C(29)	C(30)	C(31)
47	50	53	57	61	65	69	73
C(32)	C(33)	C(34)	C(35)	C(36)	C(37)	C(38)	C(39)
77	81	85	89	94	99	104	109
C(40)	C(41)	C(42)	C(43)	C(44)	C(45)	C(46)	C(47)
114	119	124	129	134	140	146	152
C(48)	C(49)	C(50)	C(51)	C(52)	C(53)	C(54)	C(55)
158	164	170	176	182	188	195	202
C(56)	C(57)	C(58)	C(59)	C(60)	C(61)	C(62)	C(63)
209	216	223	230	237	244	251	255

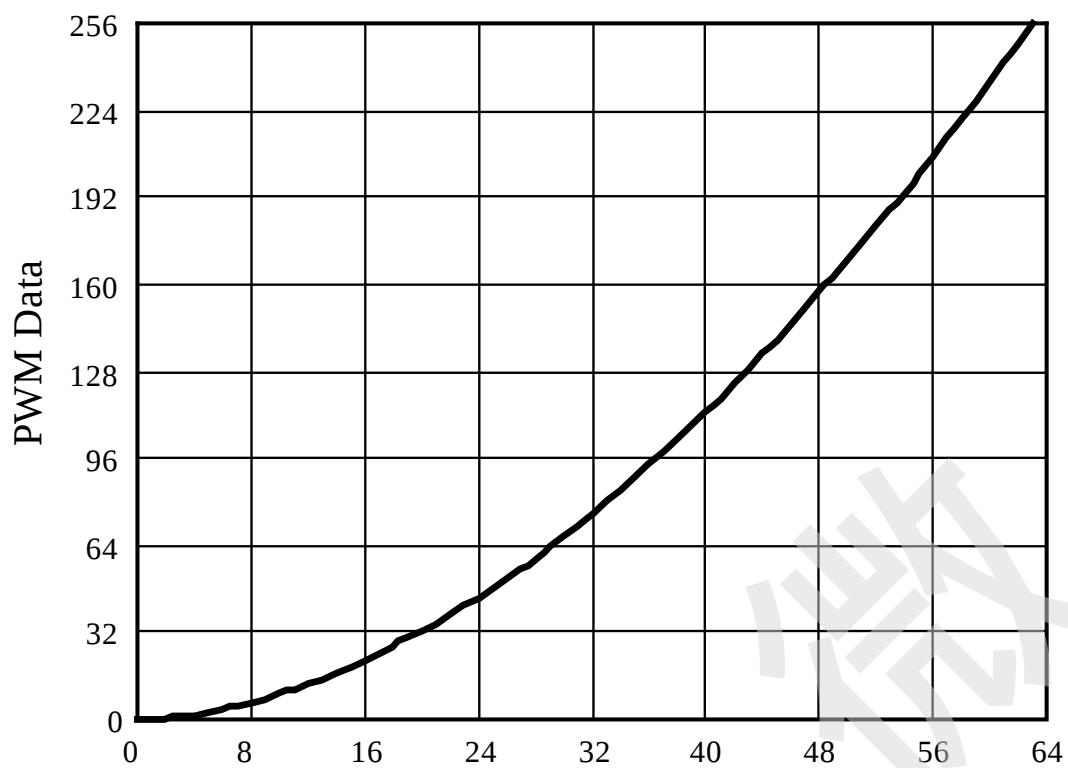
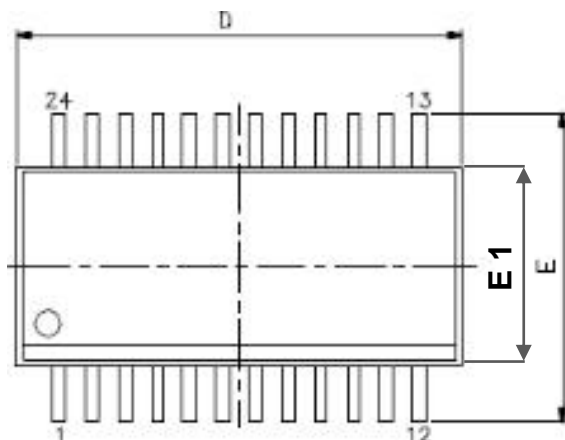


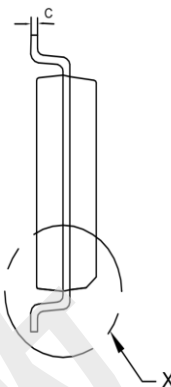
图 20 64 级 GAMMA 转换曲线

17. 封装资料

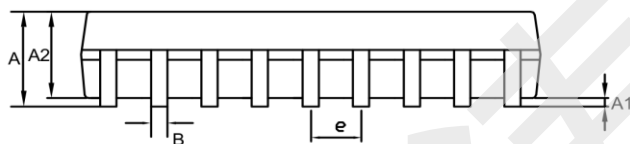
1) QSOP24



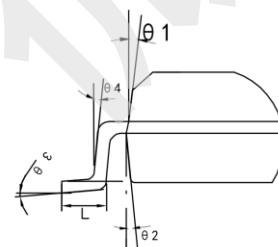
Top View



Side View



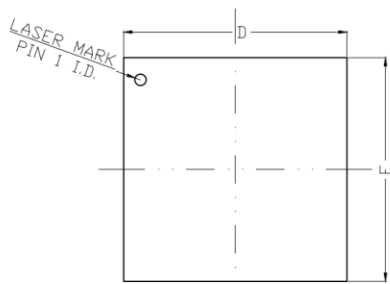
Side View



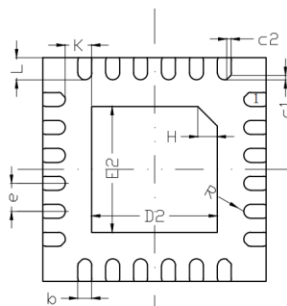
Detail “X”

Symbol	Min(mm)	Nom(mm)	Max(mm)
A	1.50		1.80
A1	0.102		0.249
A2	1.40		1.55
E	5.842		6.198
E1	3.861		3.998
D	8.585		8.738
L	0.406		0.889
e	0.635 TYP		
B	0.20		0.30
C	0.2 TYP		
θ1	8° TYP		
θ2	8° TYP		
θ3	0°		8°
θ4	4° TYP		

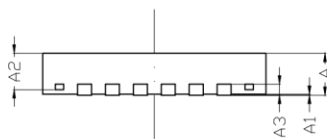
2) QFN24



TOP VIEW



BOTTOM VIEW



SIDE VIEW

技术说明:

- 1) LEADFRAME MATERIAL: COPPER;
引线框架材料: 铜;
- 2) LEADFRAME THICKNESS: 0.203mm;
引线框架厚度: 0.203mm;
- 3) BOTH PACKAGE LENGTH AND WIDTH DO NOT INCLUDE MOLD FLASH;
塑封体长度及宽度尺寸不包括塑封溢胶;
- 4) REFERENCE: JEDEC MS-026.
参考标准: JEDEC MS-026.

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.60	0.65	0.70
A3	0.20REF		
b	0.20	0.25	0.30
D	3.90	4.00	4.10
E	3.90	4.00	4.10
△ D2	2.25REF		
△ E2	2.25REF		
e	0.40	0.50	0.60
H	0.35REF		
△ K	0.30	--	--
L	0.35	0.40	0.45
R	0.09	--	--
c1	--	0.08	--
c2	--	0.08	--

订货信息:

订单型号	封装形式	包装形式	数量/盘	盘/盒
C8724QP	QSOP24	真空编带 (T&R)	4000	8
C8724QN	QFN24	真空编带 (T&R)	5000	8

储存条件说明:

本产品符合J-STD-020标准之Level3。在本产品储存和生产使用过程中须严格遵照标准执行。

声明:

本文件属无锡芯涛微电子科技有限公司所有，在规定范围内使用，未经文控中心批准，禁止复制、泄露。

芯涛微电子将竭诚为客户提供更优质的产品！