

MSKSEMI 美森科

SEMICONDUCTOR



ESD



TVS



TSS



MOV



GDT



PLED

AD7793BRUZ-MS

产品手册

3 通道、低噪声、低功耗 差分输入、内置仪表放大器和电压基准 24 位 Σ - Δ ADC

概述

AD7793BRUZ-MS 是一款高精度、低功耗、低噪声的完整模拟前端芯片，专为高精度测量应用而设计。该芯片内置一个三通道差分输入的低噪声 24 位 Σ - Δ ADC，并集成一个片上低噪声可编程增益仪表放大器，可直接接入小信号输入。当仪表放大器增益设置为 64，且 ADC 输出速率为 4.17Hz 时，AD7793BRUZ-MS 的均方根噪声为 18nV。

AD7793BRUZ-MS 还内置了一个精密的低噪声，低温漂带隙基准电压源，因此用户可以灵活地选用内部基准或者外部基准。AD7793BRUZ-MS 其他的片内特性还包括可配置激励电流源、熔断电流、时钟电路以及偏置电压发生器，偏置电压发生器可以将通道的电压设置成 $AV_{DD}/2$ 。

AD7793BRUZ-MS 可以在外部时钟或内部时钟下工作，用户可以通过软件编程控制芯片的输出速率在 4.17Hz 至 470Hz 之间变化。

AD7793BRUZ-MS 采用 2.7V 至 5.25V 电源供电，典型工作电流值小于 350 μ A。

AD7793BRUZ-MS 采用 TSSOP-16 封装，可在 -40 $^{\circ}$ C ~ 85 $^{\circ}$ C 的温度范围内工作。

芯片亮点

- **低功耗、低噪声设计：**
AD7793BRUZ-MS 消耗典型电流值 350 μ A；
省电模式下电流 1 μ A；
RMS 噪声：0.45 μ V（GAIN=1、输出速率 4.17Hz 时）
- **集成低噪声可编程增益仪表放大器：**
利用配置寄存器中的 G2 位至 G0 位，可以将 AD7793BRUZ-MS 的增益设置为 1、2、4、8、16、32、64 或 128。
- **集成可编程内部激励电流源：**
AD7793BRUZ-MS 内置两个匹配的可配置恒流源，其输出电流可通过编程设为 10 μ A、210 μ A 或 1mA。
- **可配置输出速率：**
AD7793BRUZ-MS 支持通过软件编程调节输出速率（范围：4.17Hz ~ 470Hz），为用户在速率与噪声性能上的权衡提供了宽泛的调节空间，以优化最终设计。

产品特点

- 最高 23 位有效分辨率
- 更新速率：4.17Hz 至 470Hz
- 均方根（RMS）噪声：
0.45 μ V（增益为 1、输出速率 4.17Hz 时）
1.08 μ V（增益为 1、输出速率 16.7Hz 时）
18nV（增益为 64、输出速率 4.17Hz 时）
40nV（增益为 64、输出速率 16.7Hz 时）
- 三个差分输入通道
- 集成低噪声可编程增益仪表放大器
- 集成温漂 4ppm/ $^{\circ}$ C 的内部带隙基准
- 集成内部时钟振荡器
- 支持 50Hz/60Hz 噪声抑制
- 集成可编程内部激励电流源
- 片上偏置电压产生器
- 内置熔断电流
- 供电电压 2.7V 至 5.25V
- 电流：典型值 350 μ A
- 省电模式下电流：1 μ A
- SPI 接口，SCLK 内置施密特触发
- 16 引脚 TSSOP 封装
- 工作温度：-40 ~ +85 $^{\circ}$ C

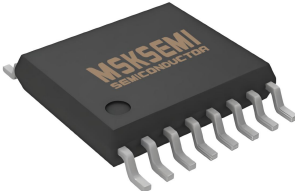

应用范围

- 热电偶测量
- RTD 测量
- 热敏电阻测量
- 仪表仪器
- 血液分析
- 智能发射机

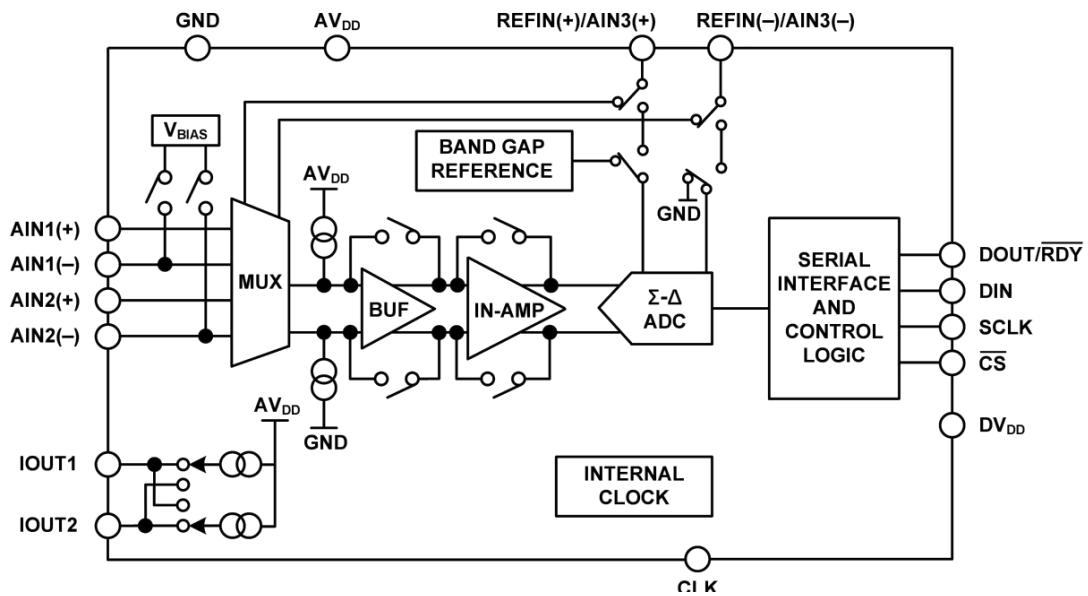
订单信息

型号	封装	最小包装
AD7793BRUZ-MS	TSSOP-16	3000PCS

封装管体标记信息

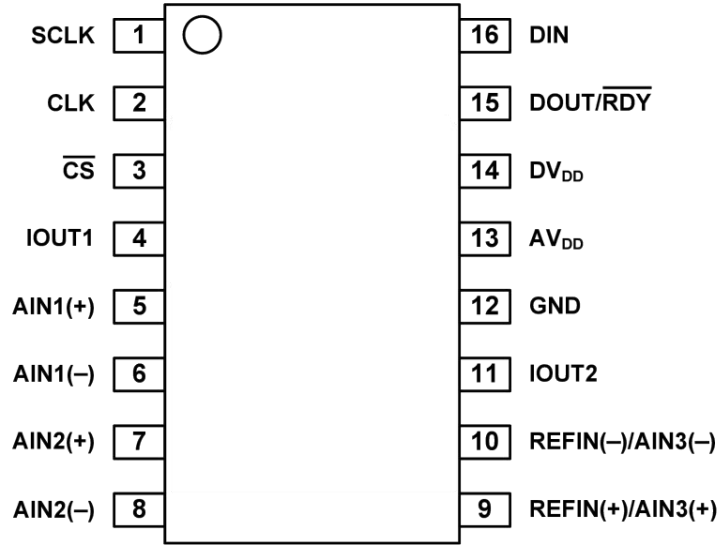
TSSOP-16	管体标记
	

系统框图



AD7793BRUZ-MS 功能框图

端口定义



AD7793BRUZ-MS 引脚定义

引脚编号	引脚名称	端口功能描述
1	SCLK	串行时钟输入，该时钟信号用于与 ADC 进行数据传输。其输入端采用施密特触发结构。串行时钟可采用连续脉冲形式，以连续脉冲传输全部数据；也可使用非连续时钟，将数据分批次发送至 ADC 或从 ADC 接收。
2	CLK	时钟输入/时钟输出引脚。通过该引脚可以输出内部时钟，或者禁用内部时钟选择外部时钟输入。当禁用内部时钟时，可以由外部时钟驱动该 ADC，这样多个 ADC 可以由同一个时钟进行驱动，从而实现同步转换。
3	CS	片选信号输入引脚。片选信号是一个低电平有效的逻辑输入引脚，用于选择 ADC。
4	IOUT1	激励电流源的输出引脚，通过此引脚可以提供内部激励电流。用户可以通过编程设置内部激励电流源为 10 μ A、210 μ A 或者 1mA。可以将 IEXC1 或者 IEXC2 切换至此输出。
5	AIN1(+)	模拟输入引脚，为模拟差分输入对 AIN1(+)/AIN1(-)正端
6	AIN1(-)	模拟输入引脚，为模拟差分输入对 AIN1(+)/AIN1(-)负端
7	AIN2(+)	模拟输入引脚，为模拟差分输入对 AIN2(+)/AIN2(-)正端
8	AIN2(-)	模拟输入引脚，为模拟差分输入对 AIN2(+)/AIN2(-)负端
9	REFIN(+)/AIN3(+)	模拟输入/正基准电压输入引脚，可以在 REFIN(+)和 REFIN(-)之间施加一个外部基准电压。REFIN(+)可位于 AVDD 和 GND+0.1V 之间。标称基准电压(REFIN(+)至 REFIN(-))为2.5V，该器件可以采用 0.1V 至 AVDD 范围内的基准电压工作。另外该引脚可作为 AIN3(+)，即模拟差分输入对 AIN3(+)/AIN3(-)正端
10	REFIN(-)/AIN3(-)	模拟输入/负基准电压输入引脚，REFIN(-)是 REFIN 的负基准电压输入，该基准电压可以输入位于 GND 与 AVDD-0.1V 之间。另外，该引脚还可以用作 AIN3(-)，即模拟差分输入对 AIN3(+)/AIN3(-)负端

引脚编号	引脚名称	端口功能描述
11	IOUT2	激励电流源的输出引脚，通过此引脚可以提供内部激励电流。用户可以通过编程设置内部激励电流源为 10 μ A、210 μ A 或者 1mA。可以将 IEXC1 或者 IEXC2 切换至此输出。
12	GND	芯片地线
13	AV _{DD}	模拟电源电压 (2.7V 至 5.25V)
14	DV _{DD}	数字接口电源引脚(2.7V 至 5.25V)，串行接口的逻辑电平与该电压有关，DV _{DD} 引脚电压与 AV _{DD} 引脚电压无关。
15	DOUT / RDY	串行数据输出/数据就绪引脚。该引脚有双重作用：作为串行数据输出引脚时，用于读取 ADC 输出移位寄存器中的数据（可来自片内任意数据或控制寄存器）；同时也可作为数据就绪信号引脚，转换完成后该引脚会输出低电平以示通知。若转换完成后未读取数据，则在下一次数据更新前，该引脚将恢复高电平。
16	DIN	串行数据输入引脚，该引脚用于向 ADC 的输入移位寄存器写入数据。写入的数据随后被传输至内部控制寄存器，目标寄存器的选择由通信寄存器中的寄存器选择位确定。

技术参数

绝对最大额定值⁽¹⁾

参数	最小值	最大值	单位
AV _{DD} 至 GND	-0.3	7	V
DV _{DD} 至 GND	-0.3	7	V
模拟输入电压至 GND	-0.3	AV _{DD} +0.3V	V
基准输入电压至 GND	-0.3	AV _{DD} +0.3V	V
数字输入电压至 GND	-0.3	DV _{DD} +0.3V	V
数字输出电压至 GND	-0.3	DV _{DD} +0.3V	V
AIN/数字引脚输入电流		10	mA
工作温度范围	-40	105	°C
存储温度范围	-65	150	°C
最高结温		150	°C
TSSOP	θ_{JA} 热阻	128	°C/W
	θ_{JC} 热阻	14	°C/W
引脚温度，焊接	气相 (60 秒)	215	°C
	红外 (15 秒)	220	°C

(1) 超出绝对最大额定值下所列值可能会对器件造成永久损坏，长时间运行在绝对最大额定条件下会影响器件可靠性。

电参数

无特殊说明，测试条件：电源电压 5.0V，环境温度 25°C，主时钟频率 64kHz，输出字长 24Bits。

电参数	最小值	典型值	最大值	单位	测试条件
ADC性能					
输出更新速率	4.17		470	Hz	
分辨率		24		Bits	
噪声与更新速率					见输出噪声与分辨率特性一节
积分非线性			±15	ppm/FSR	
失调误差		±1		μV	
失调误差温度漂移		±10		nV/°C	
满量程误差		±10		μV	
增益漂移与温度的关系		±1		ppm/°C	增益为 1 至 16, 外部基准
		±3		ppm/°C	增益为 32 至 128, 外部基准
电源抑制	100			dB	AIN=1/增益, 增益 ≥ 4, 外部基准电压
模拟输入					
差分输入电压范围		±Vref/增益		V	Vref=REFIN(+)-REFIN(-), 或者内部基准电压
绝对 AIN 电压限值					
无缓冲模式	GND-30mV		AVDD+30mV	V	增益为 1 或者 2
缓冲模式	GND+100mV		AVDD-100mV	V	增益为 1 或者 2
仪表放大器使能	GND+300mV		AVDD-1.1	V	增益为 4 至 128
共模电压	0.5			V	$V_{CM}=(AIN(+)+AIN(-))/2$
模拟输入电流					
缓冲模式或者仪表放大器使能时平均输入电流			±1	nA	增益为 1 或 2, 更新速率小于 100Hz
			±250	pA	增益为 4 至 128, 更新速率小于 100Hz
平均输入电流温漂		±2		pA/°C	缓冲模式或仪表放大器有效
平均电流输入		±400		nA/V	无缓冲模式
平均电流输入温漂		±50		nA/V/°C	无缓冲模式

电参数	最小值	典型值	最大值	单位	测试条件
干扰抑制					
内部时钟					
@50Hz、60Hz	65			dB	
@50Hz	80			dB	
@60Hz	90			dB	
外部时钟					
@50Hz、60Hz	80			dB	
@50Hz	94			dB	
@60Hz	90			dB	
共模抑制					
@DC	100			dB	
@50Hz、60Hz	100			dB	
基准电压					
内部基准					
电压初始精度		1.17 ±0.01%		V	
电压温漂		4	15	ppm/°C	
电源抑制		85		dB	
外部 REFIN 基准					
电压		2.5		V	
基准电压范围	0.1		AVDD	V	
绝对 REFIN 限值	GND-30mV		AVDD+30mV		
平均基准输入电流		400		nA/V	
平均基准输入电流温漂		±0.03		nA/V/°C	
共模抑制		100		dB	
激励电流源					
输出电流	10	210	1000	μA	
初始容差 (25°C)		±5%		V	
温漂		200		ppm/°C	
电流匹配		±0.5%		dB	
温漂匹配		50		ppm/°C	

电参数	最小值	典型值	最大值	单位	测试条件
电压调整率 (VDD)		2		%/V	
负载调整率		0.2		%/V	
输出电压	GND-30mV		AVDD-0.65	V	电流为 10 μ A 或者 210 μ A
			AVDD-1.1	V	所选电流为 1mA
温度传感器					
精度		± 2		$^{\circ}$ C	
灵敏度		0.81		mV/ $^{\circ}$ C	
偏置电压产生电路					
V _{BIAS}		AVDD/2		V	
内部/外部时钟					
内部时钟频率		64 \pm 3%		kHz	
内部时钟占空比		50:50		%	
外部时钟频率		64		kHz	使用二分频功能时可采用 128kHz 外部时钟
外部时钟占空比	45:55		55:45	%	
逻辑输入 CS					
输入低电平			0.8	V	DVDD=5V
			0.4	V	DVDD=3V
输入高电平	2.0			V	DVDD=3V or 5V
SCLK、CLK、DIN (施密特触发器输入)					
VT(+)	1.4		2	V	DVDD=5V
VT(-)	0.8		1.7	V	DVDD=5V
VT(+)-VT(-)	0.1		0.17	V	DVDD=5V
VT(+)	0.9		2	V	DVDD=3V
VT(-)	0.4		1.35	V	DVDD=3V
VT(+)-VT(-)	0.06		0.13	V	DVDD=3V
输入电流			± 10	μ A	VIN=DVDD 或者 GND
输入电容		10		pF	所有数字输入
逻辑输出 (包括CLK)					
VOH, 输出高电压	DVDD-0.6			V	DVDD=3V, I _{SOURCE} =100 μ A
VOL, 输出低电压			0.4	V	DVDD=3V, I _{SINK} =100 μ A
VOH, 输出高电压	4			V	DVDD=5V, I _{SOURCE} =200 μ A

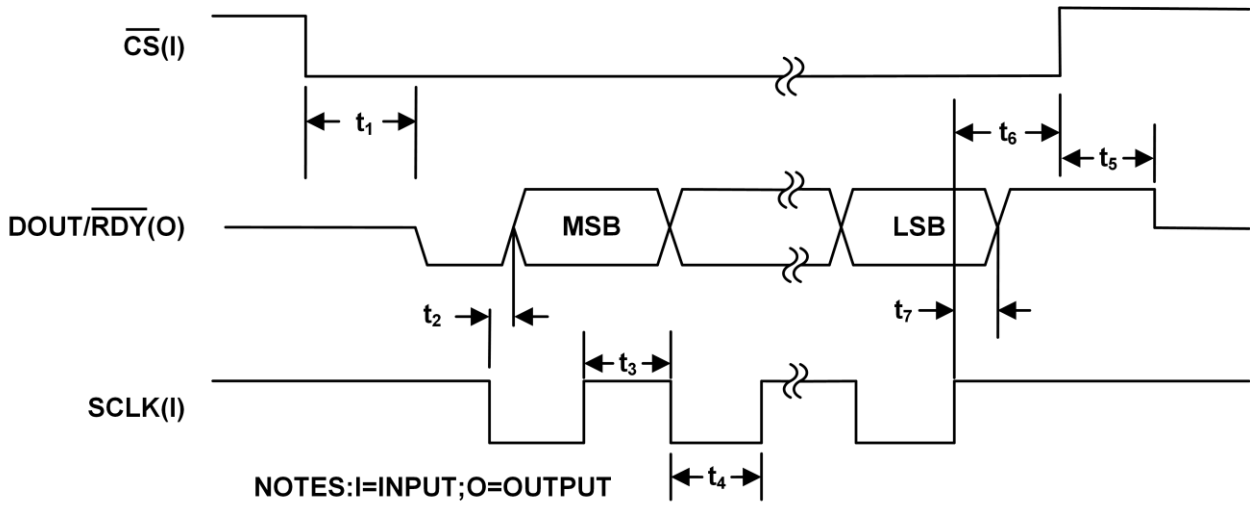
电参数	最小值	典型值	最大值	单位	测试条件
VOL, 输出 低电压			0.4	V	DVDD=5V, I _{SINK} =1.6mA (DO _{UT} / RDY) / 800μA(CLK)
浮空态漏电 流			±10	μA	
浮空态输出 电容		10		pF	
数据输出编 码		Offset binary			
系统校准					
满量程校准 限值			+1.05×FS	V	
零电平校准 限值	-1.05×FS			V	
输入范围	0.8×FS		2.1×FS	V	
电源要求					
AVDD 至 GND	2.7		5.25	V	
DVDD 至 GND	2.7		5.25	V	
电源电流 I _{DD} 电流			140	μA	典型值 110μA(AVDD=3 V),典型值 125μA(AVDD=5 V),无缓冲模式外 部基准电压;
			185	μA	典型值 130μA(AVDD=3 V),典型值 165μA(AVDD=5 V),缓冲模式, 增 益=1 或 2, 外部 基准电压;
			400	μA	典型值 300μA(AVDD=3 V),典型值 350μA(AVDD=5 V),缓冲模式, 增 益=4 至 128, 外 部基准电压;
			500	μA	典型值 400μA(AVDD=3 V),典型值 450μA(AVDD=5 V),缓冲模式, 增 益=4 至 128, 内 部基准电压;
I _{DD} 省电模式			1	μA	

时序特性

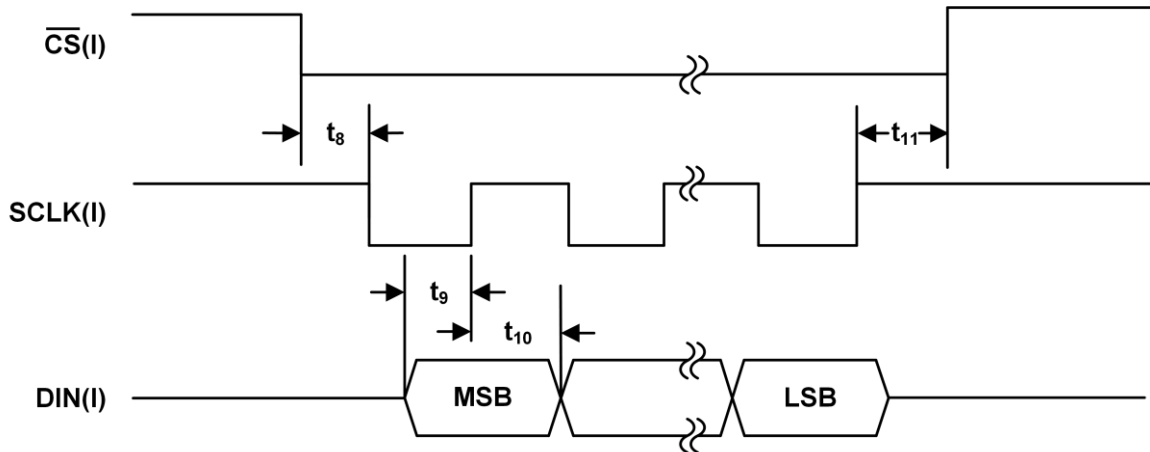
除非另有说明, AVDD=2.7V 至 5.25V, DVDD=2.7V 至 5.25V, GND=0。输入逻辑 0=GND, 输入逻辑 1=DVDD。

时序参数	最小值	典型值	最大值	单位	描述
t ₃	100			ns	SCLK 高电平脉冲宽度
t ₄	100			ns	SCLK 低电平脉冲宽度
读取操作					
t ₁	0		60	ns	\overline{CS} 下降沿到 $\overline{DOUT} / \overline{RDY}$ 有效时间, DVDD=4.75V 至 5.25V
			80	ns	\overline{CS} 下降沿到 $\overline{DOUT} / \overline{RDY}$ 有效时间, DVDD=2.7V 至 3.6V
t ₂	0		60	ns	SCLK 有效沿到数据有效延时, DVDD=4.75V 至 5.25V
			80	ns	SCLK 有效沿到数据有效延时, DVDD=2.7V 至 3.6V
t ₅	10		80	ns	\overline{CS} 无效后的总线释放时间
t ₆	0			ns	SCLK 无效沿到 \overline{CS} 无效沿
t ₇	10			ns	SCLK 无效沿到 $\overline{DOUT} / \overline{RDY}$ 高电平
写入操作					
t ₈	0			ns	\overline{CS} 下降沿到 SCLK 有效沿建立时间
t ₉	30			ns	数据有效到 SCLK 沿建立时间
t ₁₀	25			ns	数据有效到 SCLK 沿保持时间
t ₁₁	0			ns	\overline{CS} 上升沿到 SCLK 沿保持时间

时序特性



读取周期时序图



写入周期时序图

输出噪声与分辨率特性

外部基准电压源

表. 1 列出了 AD7793BRUZ-MS在部分更新速率和增益设置下的的输出均方根噪声值。该数据基于双极性输入范围、外部 2.5 V 基准电压源并且差分输入电压为 0V 的条件测得。表. 2 列出了 AD7793BRUZ-MS的有效分辨率以及输出峰峰值(p-p)分辨率(括号内的数字)。必须注意, 有效分辨率是利用均方根噪声计算得出,而峰峰值分辨率则是根据峰峰值噪声计算得出。峰峰值分辨率表示无码闪烁情况下的分辨率。这些数据为典型值, 已四舍五入到最接近的 LSB。

表. 1 使用 2.5V 外部基准, 输出 RMS 噪声 (μV) 随增益和 ODR 的变化

ODR (Hz)	GAIN 1	GAIN 2	GAIN 4	GAIN 8	GAIN 16	GAIN 32	GAIN 64	GAIN 128
4.17	0.45	0.45	0.24	0.12	0.062	0.032	0.018	0.011
8.33	0.64	0.64	0.34	0.19	0.083	0.044	0.026	0.014
16.7	1.15	1.15	0.56	0.26	0.15	0.064	0.037	0.020
33.2	1.52	1.52	0.79	0.40	0.19	0.096	0.049	0.025
62	2.25	2.25	1.08	0.58	0.28	0.14	0.077	0.038
123	3.35	3.35	1.62	0.82	0.41	0.20	0.11	0.055
242	6.00	6.00	3.05	1.57	0.78	0.38	0.19	0.10
470	15.94	15.94	6.95	3.42	1.66	0.87	0.44	0.25

表. 2 使用 2.5V 外部基准, 有效分辨率 (bit) 随增益和 ODR 的变化

ODR(Hz)	GAIN 1	GAIN 2	GAIN 4	GAIN 8	GAIN 16	GAIN 32	GAIN 64	GAIN 128
4.17	23.4 (20.7)	22.4 (19.7)	22.3 (19.6)	22.3 (19.6)	22.3 (19.6)	22.2 (19.5)	22.1 (19.4)	21.8 (19.0)
8.33	22.9 (20.2)	21.9 (19.2)	21.8 (19.1)	21.7 (18.9)	21.8 (19.1)	21.7 (19.0)	21.5 (18.8)	21.4 (18.7)
16.7	22.1 (19.3)	21.1 (18.3)	21.1 (18.4)	21.2 (18.5)	21.0 (18.3)	21.2 (18.5)	21.0 (18.3)	20.9 (18.2)
33.2	21.6 (18.9)	20.6 (17.9)	20.6 (17.9)	20.6 (17.9)	20.7 (18.0)	20.6 (17.9)	20.6 (17.9)	20.6 (17.9)
62	21.1 (18.4)	20.1 (17.4)	20.1 (17.4)	20.0 (17.3)	20.1 (17.4)	20.1 (17.3)	20.0 (17.2)	20.0 (17.2)
123	20.5 (17.8)	19.5 (16.8)	19.6 (16.8)	19.5 (16.8)	19.5 (16.8)	19.5 (16.8)	19.4 (16.7)	19.4 (16.7)
242	19.7 (16.9)	18.7 (15.9)	18.6 (15.9)	18.6 (15.9)	18.6 (15.9)	18.6 (15.9)	18.6 (15.9)	18.6 (15.9)
470	18.3 (15.5)	17.3 (14.5)	17.5 (14.7)	17.5 (14.8)	17.5 (14.8)	17.5 (14.7)	17.4 (14.7)	17.3 (14.5)

内部基准电压

表. 3 列出了 AD7793BRUZ-MS 在部分更新速率和增益设置下的的输出均方根噪声值。该数据基于双极性输入范围、内部 1.17 V 基准电压源并且差分输入电压为 0V 的条件测得，这些数值为典型值。表. 4 列出了 AD7793BRUZ-MS 的有效分辨率以及输出峰峰值(p-p)分辨率(括号内的数字)。必须注意，有效分辨率根据均方根噪声计算得出，而峰峰值分辨率则是根据峰峰值噪声计算得出。峰峰值分辨率表示无码闪烁情况下的分辨率。这些数据为典型值,已四舍五入到最接近的 LSB。

表. 3 使用内部基准，输出 RMS 噪声 (μV) 随增益和 ODR 的变化

ODR (Hz)	GAIN 1	GAIN 2	GAIN 4	GAIN 8	GAIN 16	GAIN 32	GAIN 64	GAIN 128
4.17	0.45	0.45	0.27	0.13	0.066	0.031	0.018	0.011
8.33	0.65	0.65	0.39	0.19	0.088	0.050	0.027	0.015
16.7	1.08	1.08	0.58	0.28	0.14	0.062	0.040	0.021
33.2	1.56	1.56	0.79	0.38	0.20	0.10	0.055	0.028
62	2.20	2.20	1.17	0.57	0.29	0.15	0.080	0.044
123	3.24	3.24	1.61	0.81	0.43	0.23	0.12	0.066
242	5.60	5.60	3.03	1.45	0.76	0.38	0.20	0.11
470	12.58	12.58	7.63	3.55	1.76	0.94	0.43	0.25

表. 4 使用内部基准，有效分辨率 (bit) 随增益和 ODR 的变化

ODR(Hz)	GAIN 1	GAIN 2	GAIN 4	GAIN 8	GAIN 16	GAIN 32	GAIN 64	GAIN 128
4.17	22.3 (19.6)	21.3 (18.6)	21.0 (18.3)	21.1 (18.4)	21.1 (18.3)	21.2 (18.4)	21.0 (18.2)	20.7 (17.9)
8.33	21.8 (19.1)	20.8 (18.1)	20.5 (17.8)	20.6 (17.8)	20.7 (17.9)	20.5 (17.8)	20.4 (17.6)	20.2 (17.5)
16.7	21.0 (18.3)	20.0 (17.3)	20.0 (17.2)	20.0 (17.3)	20.0 (17.2)	20.2 (17.4)	19.8 (17.1)	19.7 (17.0)
33.2	20.5 (17.8)	19.5 (16.8)	19.5 (16.8)	19.6 (16.8)	19.5 (16.8)	19.5 (16.8)	19.3 (16.6)	19.3 (16.6)
62	20.0 (17.3)	19.0 (16.3)	18.9 (16.2)	19.0 (16.2)	19.0 (16.2)	18.9 (16.2)	18.8 (16.1)	18.7 (15.9)
123	19.5 (16.7)	18.5 (15.7)	18.5 (15.7)	18.5 (15.7)	18.4 (15.6)	18.3 (15.6)	18.2 (15.5)	18.1 (15.4)
242	18.7 (16.0)	17.8 (15.0)	17.6 (14.8)	17.6 (14.9)	17.6 (14.8)	17.6 (14.8)	17.5 (14.8)	17.3 (14.6)
470	17.5 (14.8)	16.5 (13.8)	16.2 (13.5)	16.3 (13.6)	16.3 (13.6)	16.2 (13.5)	16.4 (13.7)	16.2 (13.4)

典型工作特性

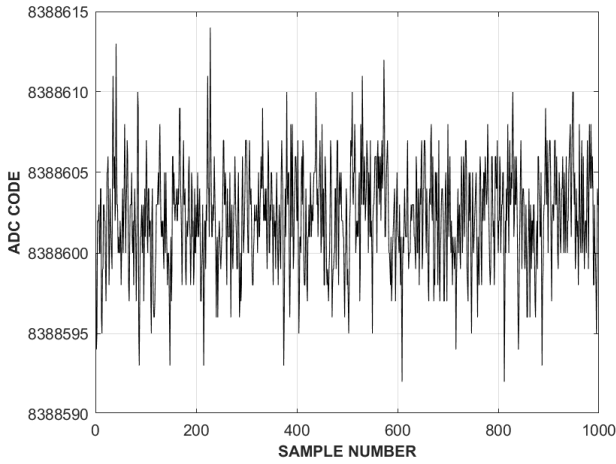


图. 1 典型噪声图

(内部基准电压, GAIN=1, ODR=4.17Hz)

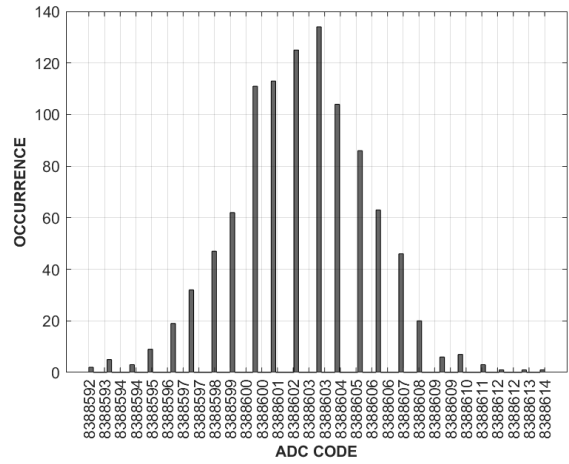


图. 2 噪声分布直方图

(内部基准电压, GAIN=1, ODR=4.17Hz)

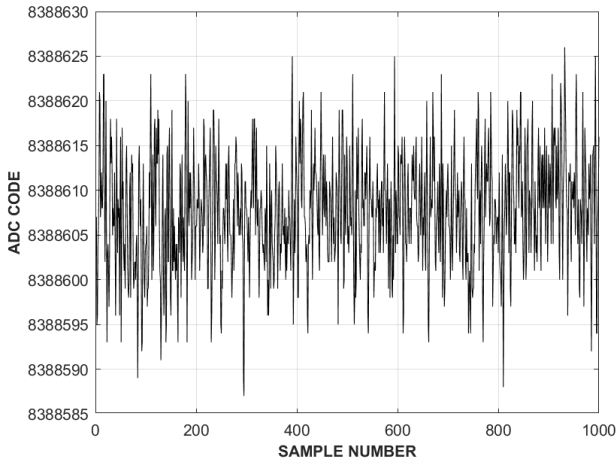


图. 3 典型噪声图

(内部基准电压, GAIN=64, ODR=4.17Hz)

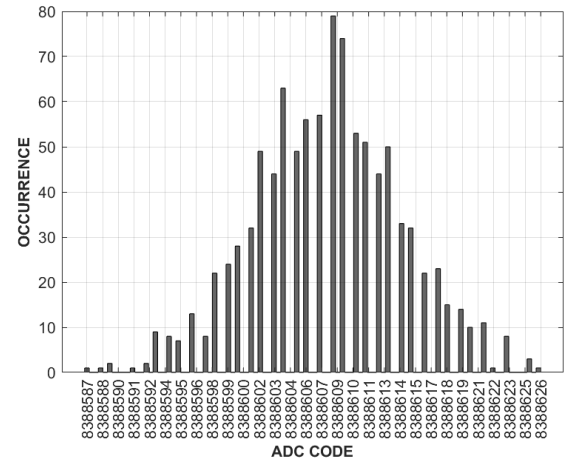


图. 4 噪声分布直方图

(内部基准电压, GAIN=64, ODR=4.17Hz)

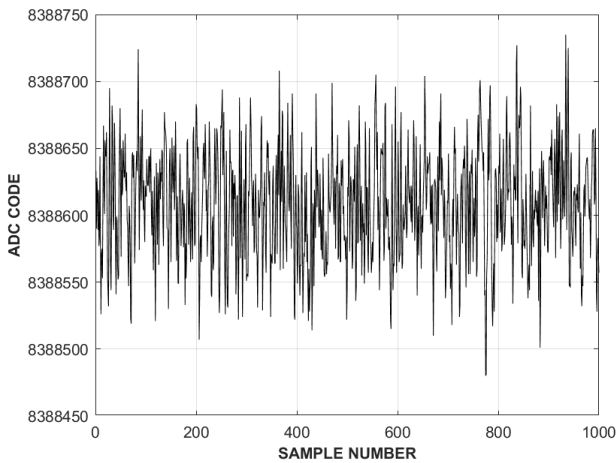


图. 5 典型噪声图

(内部基准电压, GAIN=1, ODR=242Hz)

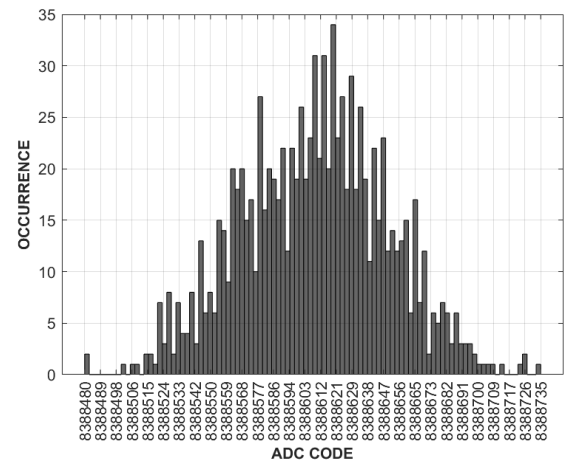


图. 6 噪声分布直方图

(内部基准电压, GAIN=1, ODR=242Hz)

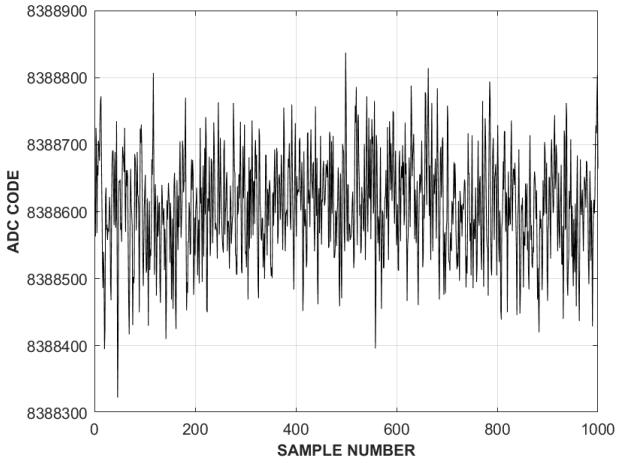


图. 7 典型噪声图

(内部基准电压, GAIN=64, ODR=242Hz)

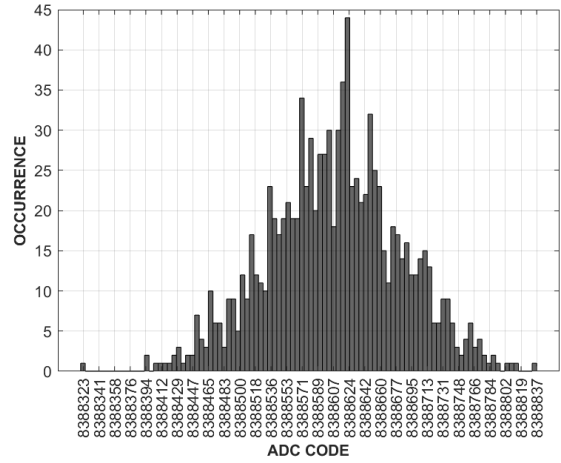


图. 8 噪声分布直方图

(内部基准电压, GAIN=64, ODR=242Hz)

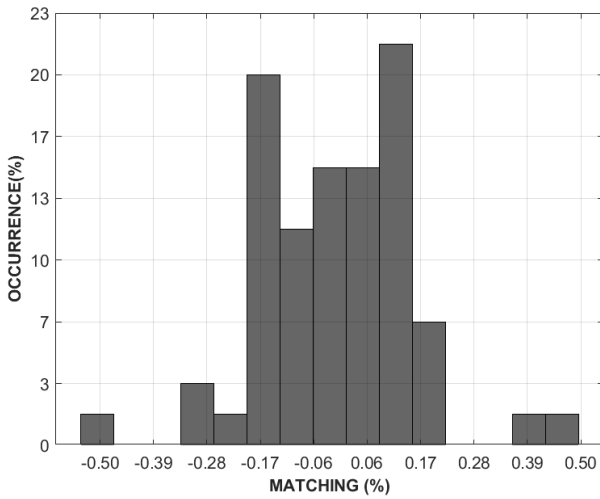


图. 9 环境温度下激励电流匹配 (1mA)

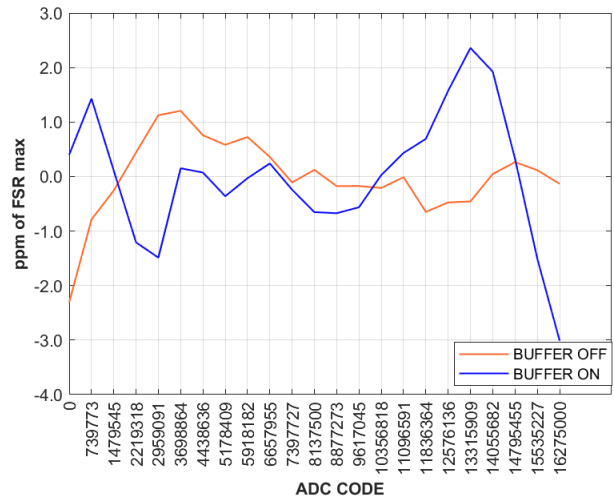


图. 10 INL (Gain=1)

片内寄存器

ADC 由许多片内寄存器进行控制和配置，下面章节将对这些寄存器进行详细的说明。在下面的描述中，如无特殊说明，“置 1”表示逻辑 1 状态，“清 0”表示逻辑 0 状态

通讯寄存器 RS2,RS1,RS0=0,0,0

通讯寄存器是一个 8 位只写寄存器，与 ADC 器件之间的所有通信均必须以对通信寄存器的写操作开始。写入通信寄存器的数据决定了下一操作是读操作还是写操作，以及此操作的对象是哪个寄存器。对于读/写操作，当选定寄存器的读/写操作完成后，接口返回到对通信寄存器执行写操作的状态，这也是接口的默认状态，在上电或复位后，ADC 将处于此默认状态，等待对通信寄存器的写操作。当接口时序出现异常，可通过在 DIN 保持高电平的前提下向 ADC 输入至少 32 个 SCLK 周期，即可复位整个器件，使其恢复至上述默认状态。表.5 列出了通信寄存器位功能描述。CR0 至 CR7 表示位的位置，CR 说明这些位属于通信寄存器。括号中的数值表示该位的上电/复位默认状态。

CR7	CR6	CR5	CR4	CR3	CR2	CR1	CR0
\overline{WEN} (0)	R / \overline{W} (0)	RS2(0)	RS1(0)	RS0(0)	CREAD(0)	0(0)	0(0)

表.5 通信寄存器位功能描述

位位置	位名称	描述
CR7	\overline{WEN}	写入使能位。将 0 写入此位后，对通信寄存器的写操作才有效。如果第一位写入 1，则器件将停止处理该寄存器中的后续位，并持续等待直至该位被写入 0，一旦将 0 写入 \overline{WEN} 位，器件便会将后续 7 位数据写入通信寄存器
CR6	R / \overline{W}	如果此位为 0，则表示下一个操作是对指定寄存器执行写操作。如果此位为 1，则表示下一个操作是对指定寄存器执行读操作。
CR5 至 CR3	RS2 至 RS0	寄存器地址位。这些地址位决定在串行接口通信期间选择 ADC 的哪些寄存器。
CR2	CREAD	连续读取数据寄存器。当该位被置为 1（且数字寄存器已选），串行接口可以连续从数据寄存器内读取数据。例如，当 RDY 引脚变为低电平以提示转换完成后，在 SCLK 脉冲施加于 ADC 时，数据寄存器的内容自动置于 DOUT 引脚上。对于后续数据读取，不必对通信寄存器执行写操作。要使能连续读取模式，必须将指令 01011100 写入通信寄存器。若要退出连续读取模式，必须在 \overline{RDY} 引脚为低电平时将指令 01011000 写入通信寄存器。在连续读取模式下，ADC 会监控 DIN 线路上的活动，以便能接收指令从而退出连续读取模式。此外，如果 DIN 上连续出现 32 个 1，ADC 将复位。因此，在连续读取模式下，在有指令写入器件前，DIN 应保持低电平。
CR1 至 CR0	0	必须将这些位编辑为逻辑 0 才能正常工作

表.6 寄存器选择

RS2	RS1	RS0	寄存器	寄存器大小
0	0	0	写操作期间为通信寄存器	8-bit
0	0	0	读操作期间为状态寄存器	8-bit
0	0	1	模式寄存器	16-bit
0	1	0	配置寄存器	16-bit
0	1	1	数据寄存器	24-bit
1	0	0	ID 寄存器	8-bit
1	0	1	IO 寄存器	8-bit
1	1	0	失调寄存器	24-bit
1	1	1	满量程寄存器	24-bit

状态寄存器 RS2,RS1,RS0=0,0,0；上电/复位=0x88

状态寄存器是一个 8 位只读寄存器。要访问 ADC 状态寄存器，用户必须对通信寄存器进行写操作，选择下一个操作为读操作，并将 0 载入位 RS2、位 RS1 和位 RS0，表. 7 列出了状态寄存器位功能描述。SR0 至 SR7 表示位的位置，SR 说明这些位属于状态寄存器。括号中的数值表示该位的上电复位默认状态。

SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0
RDY (1)	ERR(0)	0(0)	0(0)	1(1)	CH2(0)	CH1(0)	CH0(0)

表. 7 状态寄存器位功能描述

位位置	位名称	描述
SR7	RDY	ADC 就绪位。当数据写入 ADC 数据寄存器后，该位清 0。读取 ADC 数据寄存器之后，该位自动置 1，以告知用户不应读取转换数据。当器件在省电模式下时，该位也为 1。DOUT / RDY 脚也会指示转换何时结束，因此其可以代替状态寄存器来监视 ADC 有无转换数据。
SR6	ERR	ADC 错误位。此位与 RDY 位同时写入。该位为 1 说明写入 ADC 的结果钳位为全 0 或者全 1。导致 ADC 出错的原因一般为欠量程和超量程。
SR5 至 SR4	0	这些位自动清 0
SR3	1	这些位自动置 1
SR2 至 SR0	CH2 至 CH0	这些位表示 ADC 正在对哪一通道进行转换

模式寄存器 RS2,RS1,RS0=0,0,1；上电/复位=0x000A

模式寄存器为一个 16 位寄存器，可以读取和写入数据。该寄存器用于选择运行模式、更新速率和时钟源。表. 8 列出了模式寄存器位功能描述。MR0 至 MR15 表示位的位置，MR 说明这些位属于模式寄存器。括号中的数值表示该位的上电复位默认状态。只要对配置寄存器执行写操作，就会复位调制器和滤波器，并将 RDY 位置 1。

MR15	MR14	MR13	MR12	MR11	MR10	MR9	MR8
MD2(0)	MD1(0)	MD0(0)	0(0)	0(0)	0(0)	0(0)	0(0)
MR7	MR6	MR5	MR4	MR3	MR2	MR1	MR0
CLK1(0)	CLK0(0)	0(0)	0(0)	FS3(1)	FS2(0)	FS1(1)	FS0(0)

表. 8 模式寄存器位功能描述

位位置	位名称	描述		
MR15 至 MR13	MD2 至 MD0	模式选择位。通过这些位选择芯片的工作模式（参见表. 9）		
MR12 至 MR8	0	这些位自动置 1		
MR7 至 MR6	CLK1 至 CLK0	这些位用于选择芯片的时钟源。可以使用芯片内部的 64kHz 时钟或者外部时钟。使用外部时钟时可保证多个芯片之间的同步。此外，当采用精确的外部时钟驱动芯片时，可以提高 50Hz/60Hz 抑制性能。		
		CLK1	CLK0	时钟源
		0	0	64kHz 内部时钟。CLK 引脚不输出内部时钟。
		0	1	64kHz 内部时钟。CLK 引脚输出此内部时钟。
		1	0	64kHz 外部时钟。
1	1	128kHz 外部时钟，时钟在芯片内被二分频。		
MR5 至 MR4	0	这些位自动置 0		
MR3 至 MR0	FS3 至 FS0	滤波器更新速率选择位		

表. 9 工作模式

MD2	MD1	MD0	模式
0	0	0	连续转换模式(默认)。 在连续转换模式下，ADC 连续执行转换操作并将结果置于数据寄存器中。当转换完成后，RDY 变为低电平。用户可将芯片的 SPI 置于连续读取模式来读取这些转换结果，这种情况下，当施加 SCLK 脉冲时，转换结果自动输出至 DOUT。另一方面，用户可以通过对通信寄存器进行写操作，指示 ADC 输出转换结果。上电后，如通道产生变化或对模式寄存器、配置寄存器或 IO 寄存器进行一次写操作后，第一次转换结果将在 $2/f_{ADC}$ 周期后得到，之后的结果可在 f_{ADC} 的频率下得到。
0	0	1	单次转换模式。 选择单次转换模式之后，ADC 上电并执行单次转换。振荡器上电和建立需要 1ms，之后，ADC 执行转换操作，转换操作需要花费的时间为 $2/f_{ADC}$ 。转换结果被保存在数据寄存器中，RDY 变为低电平，然后 ADC 返回省电模式。在数据被读取或执行新一次转换之前，当前的转换结果将一直被保存在数据寄存器中，并且 RDY 保持在低电平状态。
0	1	0	空闲模式。 在空闲模式下，虽然仍然提供调制器时钟，但 ADC 滤波器和调制器保持在复位状态。
0	1	1	省电模式。 在省电模式下，芯片所有电路（包括电流源、熔断电流、偏置电压发生器和时钟电路）均处于关闭状态。
1	0	0	内部零电平校准。 ADC 内部短路并自动连接到已选定通道。校准操作需要花费两个转换周期。当校准启动后，RDY 变为高电平；校准操作完成后，RDY 恢复为低电平状态。校准操作完成后，ADC 处于空闲模式。测得的失调系数保存在所选通道的失调寄存器中。
1	0	1	内部满量程校准。 对于该校准，满量程输入电压会自动连接到选定的模拟输入端。当增益为 1 时，完成校准需要 2 个转换周期。对于更高增益，执行满量程校准需要四个转换周期。当校准启动后，RDY 变为高电平；当校准操作完成后，RDY 恢复为低电平状态。校准操作完成后，ADC 处于空闲模式。测得的满量程系数保存在所选通道的满量程寄存器中。当增益为 128 时，不允许执行内部满量程校准，但允许执行

MD2	MD1	MD0	模式
			系统满量程校准。每次更改一个通道的增益时，都需要执行满量程校准，以便将满量程误差降至最小。
1	1	0	系统零电平校准。 用户应将系统零电平输入连接到由 CH2 位至 CH0 位的值所决定的通道输入引脚。一个系统失调校准需要花费两个转换周期。当校准启动后，RDY 变为高电平；当校准操作完成后，RDY 恢复为低电平状态。校准操作完成后，ADC 处于空闲模式。测得的失调系数保存在所选通道的失调寄存器中。
1	1	1	系统满量程校准。 用户应将系统满量程输入连接到由 CH2 位至 CH0 位的值所决定的通道输入引脚。校准操作需要花费两个转换周期。当校准启动后，RDY 变为高电平；当校准操作完成后，RDY 恢复为低电平状态。校准操作完成后，ADC 处于空闲模式。测得的满量程系数保存在所选通道的满量程寄存器中。每次更改一个通道的增益时，都需要执行满量程校准。

表. 10 可用更新速率

FS3	FS2	FS1	FS0	f _{ADC} (Hz)	t _{settle} (ms)	50Hz/60Hz抑制 (内部时钟)
0	0	0	0	x	x	
0	0	0	1	470	4	
0	0	1	0	242	8	
0	0	1	1	123	16	
0	1	0	0	62	32	
0	1	0	1	50	40	
0	1	1	0	39	48	
0	1	1	1	33.2	60	
1	0	0	0	19.6	101	90dB (仅 60Hz)
1	0	0	1	16.7	120	80dB (仅 50Hz)
1	0	1	0	16.7	120	65dB (50Hz、60Hz)
1	0	1	1	12.5	160	66dB (50Hz、60Hz)
1	1	0	0	10	200	69dB (50Hz、60Hz)
1	1	0	1	8.33	240	70dB (50Hz、60Hz)
1	1	1	0	6.25	320	72dB (50Hz、60Hz)
1	1	1	1	4.17	480	74dB (50Hz、60Hz)

配置寄存器 RS2,RS1,RS0=0,1,0; 上电/复位=0x0710

配置寄存器是一个 16 位寄存器，可以读取和写入数据。该寄存器用来配置 ADC 的单极性或双极性模式、使能或禁用缓冲器、使能或禁用熔断电流、选择增益以及选择模拟输入通道。表. 11 列出了配置寄存器位功能描述。CON0 至 CON15 表示位的位置，CON 说明这些位属于配置寄存器。括号中的数值表示该位的上电复位默认状态。

CON15	CON14	CON 13	CON12	CON11	CON10	CON9	CON8
VBIAS1(0)	VBIAS0(0)	BO(0)	U/ \bar{B} (0)	BOOST(0)	G2(1)	G1(1)	G0(1)
CON7	CON6	CON5	CON4	CON3	CON2	CON1	CON0
REFSEL(0)	0(0)	0(0)	BUF(1)	0(0)	CH2(0)	CH1(0)	CH0(0)

表. 11 配置寄存器位功能描述

位位置	位名称	描述
CON15 至 CON14	VBIAS1 至 VBIAS0	偏置电压发生器使能。模拟输入的负端的可以被偏置至 AVDD/2。这些位与 BOOST 位一起产生作用。
		VBIAS1 VBIAS0 偏置电压
		0 0 偏置电压发生器禁用
		0 1 偏置电压连接至 AIN1(-)
		1 0 偏置电压连接至 AIN2(-)
1 1 保留		
CON13	BO	熔断电流使能位。用户将该位置 1，可使能信号路径中的 100nA 电流源。BO=0 将禁用熔断电流。仅当缓冲器或者仪表放大器处于有效状态时，才能使能熔断电流。
CON12	U/ \bar{B}	双极性/单极性位。用户将该位置 1，将使能单极性编码，即零差分输入产生 0x000000 输出，满量程差分输入产生 0xFFFFF 输出。用户清零该位将使能双极性编码，负满量程差分输入产生的输出码为 0x000000，零差分输入产生的输出码为 0x800000，正满量程差分输入产生的输出码为 0xFFFFF。
CON11	BOOST	此位应与 VBIAS1 位和 VBIAS0 位一同使用。置 1 时，偏置电压发生器的功耗提高，上电时间缩短。
CON10 至 CON8	G2 至 G0	增益选择位，由用户写入，ADC 的输入范围将被选择如下
		G2 G1 G0 Gain ADC 输入范围 (2.5V 基准)
		0 0 0 1(未使用仪表放大器) 2.5V
		0 0 1 2(未使用仪表放大器) 1.25V
		0 1 0 4 625mV
		0 1 1 8 312.5mV
		1 0 0 16 156.2mV
		1 0 1 32 78.125mV
1 1 0 64 39.06mV		
1 1 1 128 19.53mV		
CON7	REFSEL	基准电压选择位。这些位用来选择 ADC 的基准电压源。
		REFSEL 基准电压源
		0 REFIN(+)和 REFIN(-)之间的外部基准电压。
1 内部基准电压源。		
CON6 至 CON5	0	这些位自动配置为 1。
CON4	BUF	配置 ADC 为缓冲或者无缓冲模式。清 0 时，以无缓冲模式工作，可降低器件的功耗。置 1 时，ADC 以缓冲模式工作，用户可以将有阻抗的输入源直接连接到前端，而不会给系统带来增

		益误差。当增益 1 为或 2 时，可以禁用缓冲器。当采用更大的增益值时，缓冲器自动使能。				
CON3	0	此位自动置 0				
CON2 至 CON0	CH2 至 CH0	CH2	CH1	CH0	通道	校准对
		0	0	0	AIN1(+)-AIN1(-)	0
		0	0	1	AIN2(+)-AIN2(-)	1
		0	1	0	AIN3(+)-AIN3(-)	2
		0	1	1	AIN1(-)-AIN1(-)	0
		1	0	0	保留	
		1	0	1	保留	
		1	1	0	温度传感器	gain=1, 内部基准
1	1	1	AVDD 监控器	gain=1/6, 内部基准		

数据寄存器 RS2,RS1,RS0=0,1,1；上电/复位=0x000000

数据寄存器为只读寄存器，负责存储 ADC 的转换结果。当该寄存器的读操作完成后 RDY 引脚会被拉高。

ID寄存器 RS2,RS1,RS0=1,0,0；上电/复位=0x5B

ID 寄存器为只读寄存器，存储芯片的识别号。

IO寄存器 RS2,RS1,RS0=1,0,1；上电/复位=0x00

IO 寄存器是一个八位读写寄存器，通过这个寄存器可以使能和选择激励电流源的大小。IO0 至 IO7 表示位的位置，IO 说明这些位属于 IO 寄存器。括号中的数值表示该位的上电/复位默认状态。

表. 12 IO 寄存器位功能描述

位位置	位名称	描述			
IO7 至 IO4	0	这些位自动置 0			
IO3 至 IO2	IEXCDIR1 至 IEXCDIR0	电流源方向选择位			
		IEXCDIR1	IEXCDIR0	电流源方向	
		0	0	电流源 IEXC1 连接至引脚 IOUT1，电流源 IEXC2 连接至引脚 IOUT2	
		0	1	电流源 IEXC2 连接至引脚 IOUT1，电流源 IEXC1 连接至引脚 IOUT2	
		1	0	两个电流源均连接至引脚 IOUT1。仅当电流源设为 10uA 或者 210uA 时才允许这样设置。	
IO1 至 IO0	IEXCEN1 至 IEXCEN0	这些位可用于使能和禁用激励电流源，选择激励电流值。			
		IEXCEN1	IEXCEN0	电流源值	
		0	0	激励电流源禁用	
		0	1	10uA	
		1	0	210uA	
1	1	1mA			

失调寄存器 RS2,RS1,RS0=1,1,0；上电/复位=0x800000

失调寄存器为一个 24 位读写寄存器，每个模拟输入通道有一个专用的失调寄存器，用于保存该通道的失调校准系数。该失调寄存器的上电复位值为 0x800000。此寄存器与满量程寄存器构成一个寄存器对。如果用户启动内部或系统零点校准，上电复位值将被自动覆写。对失调寄存器进行写操作时，芯片必须处于空闲模式或省电模式。

满量程寄存器 RS2,RS1,RS0=1,1,1；上电/复位=0x55XXXX

满量程寄存器是一个 24 位读写寄存器，满量程寄存器保存 ADC 的满量程校准系数。AD7793BRUZ-MS 有三个满量程寄存器，每个通道有一个专用的满量程寄存器。满量程寄存器均为读/写寄存器。当对满量程寄存器进行写操作时，ADC 必须处于省电模式或空闲模式。

ADC 电路信息描述

概述

AD7793BRUZ-MS 为低功耗 ADC，内置 Σ - Δ 调制器、缓冲器、基准电压源、仪表放大器和片内数字滤波器，主要用于测量宽动态范围低频信号，例如压力传感器、电子秤和温度测量应用中的信号。器件有三个差分输入端，可以被配置为缓冲模式或无缓冲模式。该器件既可以采用内部基准电压也可以采用外部基准电压。图. 11 显示了热电偶测量的基本连接。

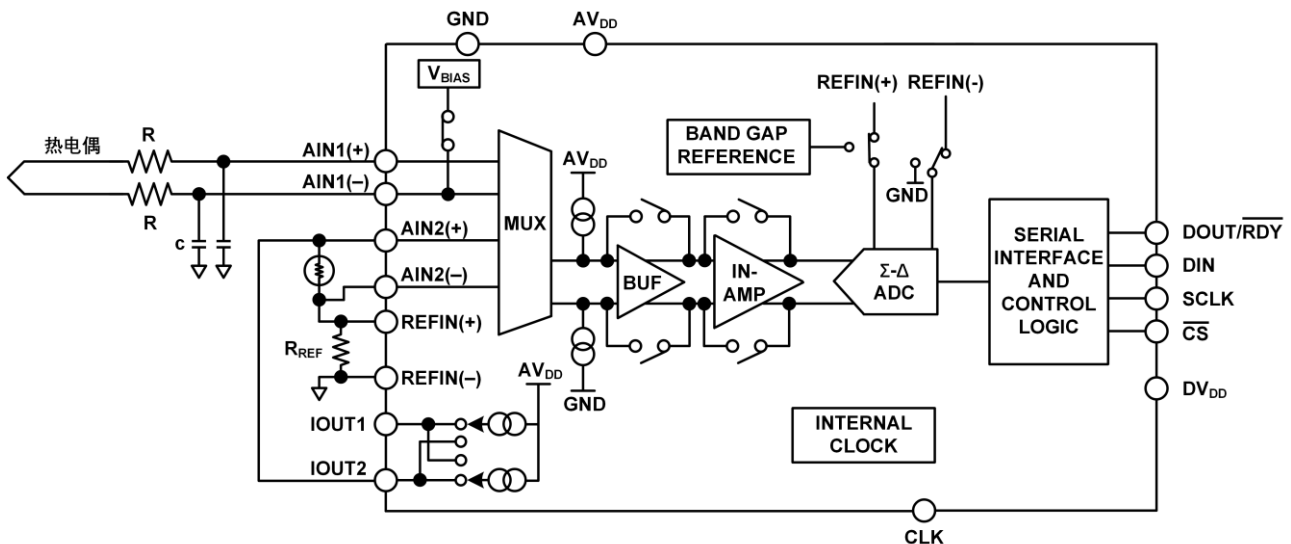


图. 11 利用 AD7793BRUZ-MS 进行热电偶测量

用户能够通过编程设置 AD7793BRUZ-MS 的输出速率(f_{ADC})。数字滤波器的主要作用是串模干扰抑制。当更新速率为 16.7 Hz 或更低时,50 Hz 和 60 Hz 同时抑制的效果最佳;因为在这些更新速率下,陷波频率同时为 50 Hz 和 60 Hz,参见图. 13。根据输出更新速率的不同, AD7793BRUZ-MS 采样的滤波器也略有不同,以便优化对量化噪声和器件噪声的抑制。当更新速率值在 4.17 Hz 至 12.5 Hz 范围内时,器件采用 Sinc3 滤波器和均值滤波器。当更新速率值在 16.7 Hz 至 39 Hz 范围内时,器件采用修改过的 Sinc3 滤波器。当更新速率达到 16.7 Hz 时,此滤波器提供 50 Hz/60 Hz 同时抑制。当更新速率值在 50 Hz 至 470 Hz 范围内时,采用 Sinc4 滤波器。图. 12 至图. 15 显示了不同速率下的各种类型滤波器的频率响应。

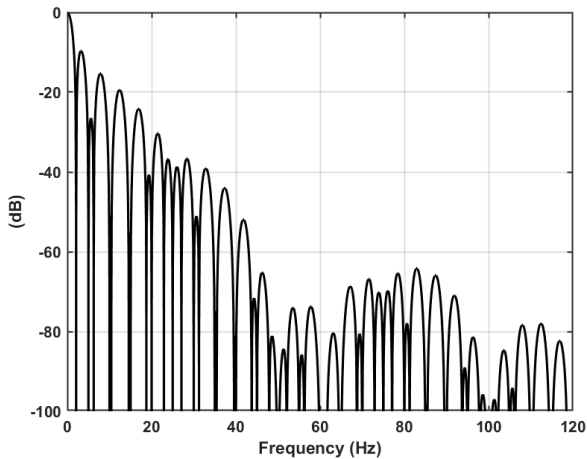


图. 12 当更新速率为 4.17Hz 时的滤波器响应

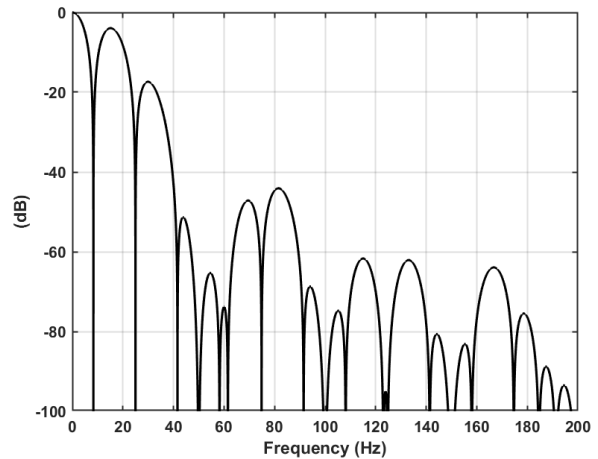


图. 13 当更新速率为 16.7Hz 时的滤波器响应

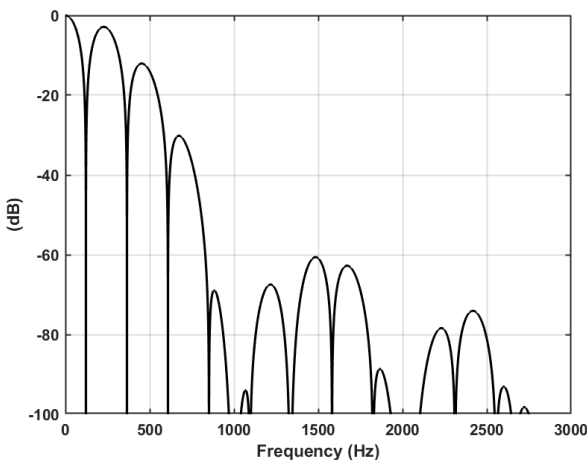


图. 14 当更新速率为 242Hz 时的滤波器响应

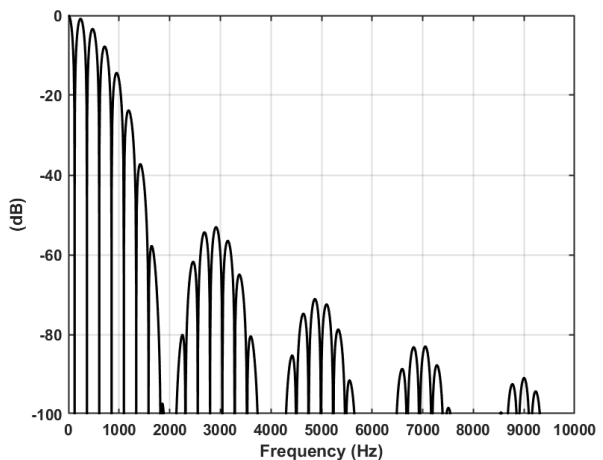


图. 15 当更新速率为 470Hz 时的滤波器响应

数字接口

AD7793BRUZ-MS 利用一组片内寄存器控制其可编程功能。数据通过芯片的串行接口写入上述寄存器,此接口还提供对这些片内寄存器的读取访问。与芯片进行的所有通信均必须以对通信寄存器的写操作开始。上电或复位之后,芯片等待对其通信寄存器执行写操作。写入此寄存器的数据决定了接下来的操作是读操作还是写操作,以及此读操作或写操作的对象是哪一个寄存器。因此,如需向芯片内的其它寄存器内写入数据,必须首先对通信寄存器执行写操作,再执行对所选寄存器的写操作。如需读取其它寄存器内的数据(选择连续读取模式除外),也必须先对通信寄存器进行写操作,然后执行对所选寄存器的读操作。

AD7793BRUZ-MS 芯片的串行接口由四个信号组成: \overline{CS} 、DIN、SCLK 和 $\overline{DOUT/RDY}$ 。DIN 将数据传输至片内寄存器中, $\overline{DOUT/RDY}$ 则用于从片内寄存器中获取数据。SCLK 是芯片的串行时钟输入,

所有数据传输(无论是 DIN 上还是 DOUT / RDY 上)均与 SCLK 信号相关。DOUT / RDY 引脚也可输出数据就绪信号;当数据寄存器中有新转换数据可用时,该引脚变为低电平。对数据寄存器的读操作完成时,该引脚复位为高电平。 \overline{CS} 用于选择器件,可以在多个器件串行在同一条总线上的系统中对芯片进行选择。

即使 DOUT / RDY 引脚在第一次读数据寄存器操作之后返回到高电平,也可以多次从数据寄存器中读取相同的数据。不过在连续读取模式下,只能对数据寄存器进行一次读操作。

当 \overline{CS} 处于低电平状态时,串行接口可以在三线模式下工作。此时, SCLK、DIN 和 DOUT / RDY 用来与芯片通信。可以用状态寄存器中的 RDY 位来监视转换是否结束。这种方案适用于与微控制器进行交互。如果需要将 \overline{CS} 作为选择信号,可以用端口引脚产生该信号。在微控制器交互应用中,建议在每两次数据传输之间将 SCLK 置为高电平。

AD7793BRUZ-MS 可以将 \overline{CS} 用作帧同步信号,这种方案适用于 DSP 接口。此时,由于在 DSP 中, \overline{CS} 一般出现在 SCLK 的下降沿之后,因此,第一位(MSB)会被 \overline{CS} 有效地送出。只要遵守时序数要求, SCLK 便可以在数据转换之间连续运行。

对 DIN 输入写入一连串的 1,可以复位串行接口。如果在 AD7793BRUZ-MS 线路上写入逻辑 1 并持续至少 32 个 SCLK 周期,可将该串行接口复位。当产生软件错误或系统故障,继而导致接口时序错误时,这种方法可确保将接口复位到已知状态。复位操作使接口返回到等待对通信寄存器执行写操作的状态。该操作会将所有寄存器的内容复位到其上电值。复位后,用户应等待 500us 再访问串行接口。

AD7793BRUZ-MS 芯片可以配置为连续转换模式或单次转换模式。参见图. 16 和图. 17。

单次转换模式

在单次转换模式下,AD7793BRUZ-MS 在两次转换之间处于省电模式。将模式寄存器中的 MD2、MD1 和 MD0 分别设置为 0、0、1,可启动单次转换。这时,AD7793BRUZ-MS 先执行上电操作,再执行单次转换,然后返回省电模式。片内振荡器上电需要 1ms,转换需要的时间长度为 $2 \times t_{ADC}$ 。当转换完成后, DOUT / RDY 变为低电平,以表示转换完成。从数据寄存器中读取数据后, DOUT / RDY 变为高电平。如果 \overline{CS} 为低电平,在下次转换完成之前, DOUT / RDY 将保持高电平。如需要,即使 DOUT / RDY 已经变为高电平,也可以多次读取数据寄存器。

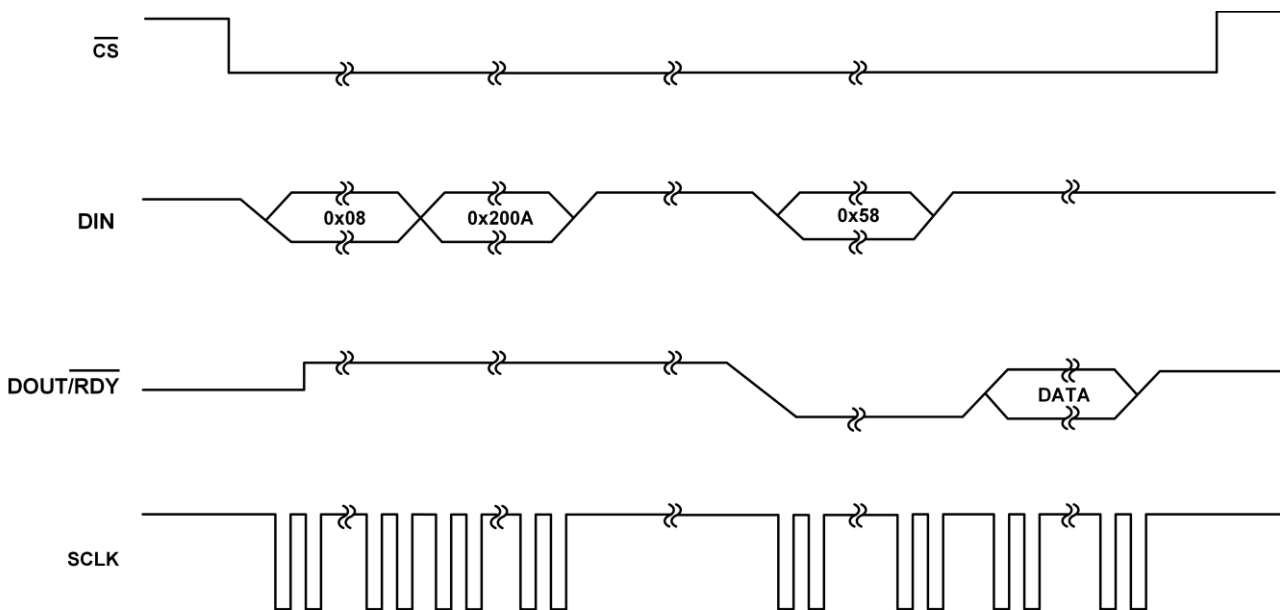


图. 16 单次转换模式

连续转换模式

AD7793BRUZ-MS 芯片上电后默认状态为连续转换模式。芯片执行连续转换时，每次完成转换后，状态寄存器中的 $\overline{\text{RDY}}$ 变为低电平。如果 $\overline{\text{CS}}$ 为低电平，则当一次转换完成时， $\text{DOUT} / \overline{\text{RDY}}$ 线路也会变成低电平。若要读取转换结果，用户需要对通信寄存器执行写操作，以便指示下一操作为读取数据寄存器。当 SCLK 脉冲施加于 ADC 后，芯片便通过 $\text{DOUT} / \overline{\text{RDY}}$ 引脚输出数字转换结果。

当数据寄存器被读取后， $\text{DOUT} / \overline{\text{RDY}}$ 变为高电平。如需要，用户可以多次读取数据寄存器。

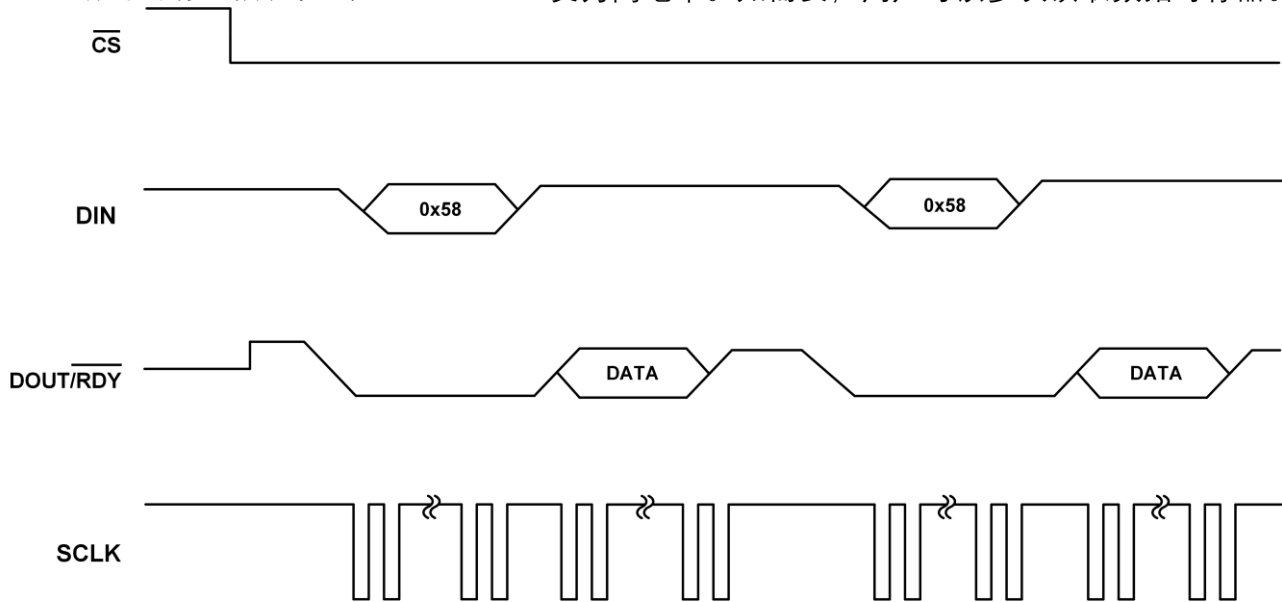


图. 17 连续转换模式

连续读取模式

可以对 AD7793BRUZ-MS 芯片进行配置，使得每次转换完成之后，转换结果自动置于 $\text{DOUT} / \overline{\text{RDY}}$ 线路上，而无需在每次访问数据前对通信寄存器执行写操作。用户只需向通信寄存器写入配置字 01011100，并使 ADC 工作在连续转换模式，即可在每次转换完成后，通过提供相应数量的 SCLK 时钟脉冲，自动从 $\text{DOUT} / \overline{\text{RDY}}$ 线读取 24 位转换数据。

当 $\text{DOUT} / \overline{\text{RDY}}$ 变为低电平，提示转换操作已结束，必须为 ADC 提供足够的 SCLK 周期数。然后，数据转换结果便会置于 $\text{DOUT} / \overline{\text{RDY}}$ 线路上。读取转换结果后， $\text{DOUT} / \overline{\text{RDY}}$ 返回到高电平，直到下一转换结果可用为止。这种模式下，数据只能被读取一次，另外，用户必须确保在下一转换操作完成之前读取数据。如果在下一转换完成之前，用户尚未读取转换结果，或者为 ADC 提供的串行时钟周期数不足以完成对转换结果的读取，则当下一转换完成时，串行输出寄存器将复位，新转换结果将置于输出串行寄存器中。

若要退出连续读取模式，必须在 $\text{DOUT} / \overline{\text{RDY}}$ 引脚为低电平时将指令 01011000 写入通信寄存器。在连续读取模式下，ADC 会监控 DIN 线路上的活动，以便接收退出连续读取模式的指令。此外，如果 DIN 上连续出现 32 个 1，ADC 将复位。因此，在连续读取模式下，在芯片接收到指令前， DIN 应保持低电平。

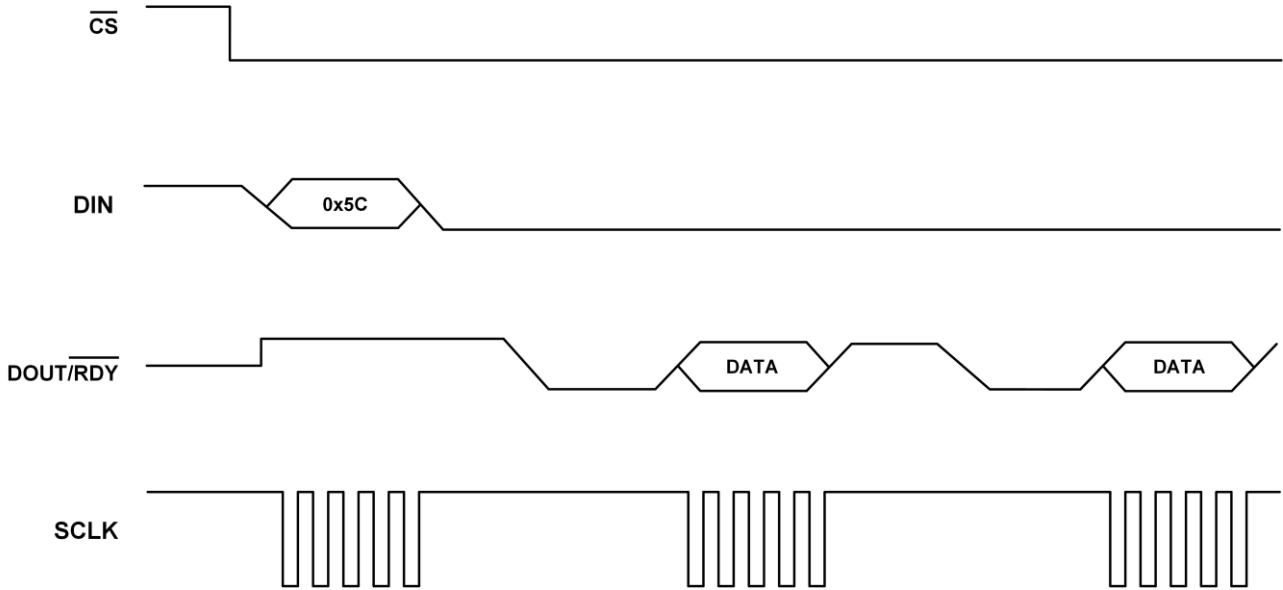


图. 18 连续读取模式

电路描述

模拟输入通道

AD7793BRUZ-MS 有三个差分模拟输入通道。当芯片运行在缓冲模式下时，这些通道将与片内缓冲放大器相连；而当芯片运行在无缓冲模式下时，通道直接与调制器相连。在缓冲模式下（配置寄存器中的BUF 位设置为 1），输入通道馈入缓冲放大器的高阻抗输入级。因此，输入端能够承受较大的源阻抗，适用于那些与外部阻性传感器直接相连的应用，例如应变计或电阻式温度检测器（RTD）等。

当 BUF=0 时，芯片在无缓冲模式下工作。这将导致较高的模拟输入电流。请注意，该无缓冲输入路径可为驱动源提供动态的负载。因此，输入引脚上的电阻与电容组合可能会引起增益误差，具体取决于驱动 ADC 输入的信号源的输出阻抗。表. 13 列出了无缓冲模式下允许的外部电阻电容值，以确保在 20 位分辨率水平下不会引入增益误差。

表. 13 无增益误差的外部 R-C 组合

C (pF)	R (Ω)
50	9k
100	6k
500	1.5k
1000	900
5000	200

AD7793BRUZ-MS 仅当增益为 1 或 2 时，才能运行在无缓冲模式下。当增益值更高时，缓冲器自动使能。缓冲模式下，绝对输入电压范围限于 GND+100mV 至 AVDD-100mV 间。当增益值达到 4 或更高时，使能仪表放大器。当仪表放大器工作时，绝对输入电压范围限于 GND+300mV 至 AVDD-1.1V 之间。在设定共模电压时，用户必须注意上述限制，以保证电压不超过上述限值，从而避免降低芯片的线性性能和噪声性能。

仪表放大器

在 AD7793BRUZ-MS 内，可通过数字方式将模拟输入信号放大 1 至 2 倍。但是，当增益为 4 或更高时，缓冲器的输出信号将施加于片内仪表放大器的输入端。低噪声仪表放大器意味着小幅度信号可以在 AD7793BRUZ-MS 内被放大，同时仍然保持出色的噪声性能。

利用配置寄存器中的 G2 位至 G0 位，可以将 AD7793BRUZ-MS 的增益设置为 1、2、4、8、16、32、64 或 128。因此，当采用 2.5V 外部基准电压源时，单极性电压范围为 0mV 至 20mV 和 0V 至 2.5V，而双极性电压范围为 ±20mV 至 ±2.5V。当仪表放大器工作时（增益 ≥ 4），共模电压值 $((A_{IN(+)} + A_{IN(-)})/2)$ 不得低于 0.5V。

如果 AD7793BRUZ-MS 采用电压值与 AVDD 相等的外部基准电压源，则在仪表放大器有效的情况下，为了保证能够正常工作，模拟输入信号的电压不得高于 VREF/增益的 90%。

双极性/单极性配置

AD7793BRUZ-MS 的模拟输入端可接受在单极性或双极性输入电压范围。双极性输入范围不代表器件可以耐受相对于 GND 的负电压，AIN(+) 输入端的双极性信号和单极性信号均以 AIN(-) 输入端的电压为基准。例如，如果 AIN(-) 为 2.5V，ADC 配置为单极性模式，增益为 1，则 AIN(+) 的引脚输入电压范围为 2.5V 至 5V。如果 ADC 配置为双极性模式，则 AIN(+) 输入端的模拟输入范围为 0V 至 5V。通过对配置寄存器的 U/Ī 位进行编程，可将 ADC 配置为单极性模式或者双极性模式。

数据输出编码

当 ADC 配置为单极性工作模式时，输出码为自然（直接）二进制码；零差分输入电压对应的码为 00……00，中间电平对应的码为 100……000，满量程输入电压对应的码为 11……11。

$$\text{Code} = (2^N \times A_{IN} \times \text{GAIN}) / V_{REF}$$

当 ADC 配置为双极性工作模式时，输出码为偏移二进制码；负满量程输入电压对应的码为 00……00，零差分输入电平对应的码为 100……000，正满量程输入电压对应的码为 11……11。

$$\text{Code} = 2^{N-1} \times [(A_{IN} \times \text{GAIN}) / V_{REF} + 1]$$

其中：AIN 表示模拟输入电压；GAIN 表示仪表放大器的设置（1 至 128）；N 值为 24。

熔断电流

AD7793BRUZ-MS 内置两个 100nA 恒流发生器，一个用于从 AVDD 抽电流到 AIN(+)，另一个用于从 AIN(-) 灌电流到 GND，这些电流作用于选定的模拟输入对。这两个电流开启或关断取决于配置寄存器中的熔断电流使能 (BO) 位。在模拟输入通道上执行测量操作之前，可以利用这些电流来确认外部传感器是否正常工作。接通熔断电流后，电流流入外部传感器电路，然后便可在模拟输入通道上测量输入电压。如果测得的电压值为满量程，用户需要确认产生满量程电压的原因。若存在前端传感器开路，或前端传感器过载，又或者缺少基准电压，都会导致数据钳位至全 1，同时通过满量程输出表现出来。当输出为全 1 时，用户需要检查是否存在这三种情况，然后做出判断。如果测得的电压为 0，则可能是传感器短路。正常工作时，应将 0 写入配置寄存器中的 BO 位，以关闭这些熔断电流。

激励电流

AD7793BRUZ-MS 内置两个匹配的软件可配置恒流源,其输出电流可通过编程设为 10 μ A、210 μ A 或 1mA。来自 AVDD 的这两个源电流直接传输至器件的 IOUT1 或 IOUT2 引脚内。这些电流源通过 IO 寄存器中的配置位进行控制。利用配置位可以使能电流源、选择将电流源导向 IOUT1 或 IOUT2 以及选择电流值。这些电流源可以用来激励外部阻性电桥或 RTD 传感器。

偏置电压发生器

AD7793BRUZ-MS 内置一个偏置电压发生器。它可将所选输入通道的负端的电压偏置至 AVDD/2。偏置电压发生器由配置寄存器中的 VBIAS1 位、VBIAS0 位和 BOOST 位共同控制。偏置电压发生器的上电时间取决于负载电容的大小。为了适应较高的负载电容,AD7793BRUZ-MS 配置有 BOOST 位。当此位置 1 时,偏置电压发生器的功耗提高,可大幅缩短上电时间。当偏置电压发生器可用且 BOOST=0 时,AD7793BRUZ-MS 芯片功耗提高 40 μ A;当升压功能使能时器件功耗提高 280 μ A。

基准电压

AD7793BRUZ-MS 既可使用内部 1.17V 基准电压源,也可以使用外部基准电压源。该内部基准电压源具有低噪声、低温漂特性,温漂典型值为 4ppm/ $^{\circ}$ C。利用外部基准电压源时,ADC 的通道具有完全差分输入能力。AD7793BRUZ-MS 的基准电压源通过配置寄存器中的 REFSEL 位进行选择。选择内部基准电压源时,基准电压源与调制器在器件内部相连。若使用外部基准电压源,在 AD7793BRUZ-MS 中,建议采用 2.5V 基准电压源。

另外,基准电压输入能够提供高阻抗动态负载。由于各基准电压输入的输入阻抗是动态的,因此这些输入端上的电阻与电容组合可能会导致直流增益误差,具体取决于驱动基准电压输入的信号源的输出阻抗。

基准电压源芯片通常具有较低的输出阻抗,因而,REFIN(+)上可以存在去耦电容,且不会给系统带来增益误差。如果在外部电阻上获取基准输入电压,则意味着基准电压输入端具有很大的外部源阻抗。对于这种电路配置,不推荐在 REFIN 引脚上进行外部去耦。

复位

对 AD7793BRUZ-MS 连续写入 32 个 1,可以将器件的电路和串行接口复位。这样做可以将所有片内寄存器复位为默认值,同时复位逻辑电路、数字滤波器和模拟调制器。上电时会自动执行复位操作。启动复位操作后,用户必须等待 500 μ s 才能访问片内寄存器。如果 SCLK 线路上的噪声导致串行接口变为异步状态,则需要执行复位以恢复同步功能。

AVDD 监控器

AD7793BRUZ-MS 除了能够转换外部电压以外,还可以监控 AVDD 引脚上的电压。当配置寄存器中的 CH2 至 CH0 位均为 1 时,AVDD 引脚上的电压会在内部衰减 6 倍,然后将所获得的电压施加于 Σ - Δ 调制器,ADC 采用 1.17V 内部基准电压实现模数转换。此特性的用处在于可以监控电源电压的波动。

校准

AD7793BRUZ-MS 提供 4 种校准模式。用户可通过对模式寄存器内的模式位进行编程来选择校准模式。校准模式分别为内部零电平校准、内部满量程校准、系统零电平校准和系统满量程校准,执行校准操作可以将失调误差和满量程误差显著降低至噪声水平。每次转换完成后,需利用校准寄存器对转换结果进行调整,然后,将调整结果写入数据寄存器。转换结果先减去失调校准系数,然后乘以满量程系数。

为启动校准功能，必须将适当的值写入模式寄存器中的 MD2 至 MD0 位。当校准完成后，相应校准寄存器的内容会被更新，状态寄存器中的 $\overline{\text{RDY}}$ 位将被置位，DOUT / $\overline{\text{RDY}}$ 引脚变为低电平（如果 $\overline{\text{CS}}$ 为低电平），AD7793BRUZ-MS 返回空闲模式。

内部零电平或满量程校准期间，相应的零输入和满量程输入在内部自动连接至 ADC 输入引脚。然而，系统校准则要求在启动校准模式之前，将系统零电平电压和系统满量程电压施加于 ADC，这样才能消除 ADC 的外部误差。

从操作上来看，校准就像一次 ADC 转换。零电平校准（如有需要）应始终在满量程校准之前进行。系统软件应监控状态寄存器中的 $\overline{\text{RDY}}$ 位或 DOUT / $\overline{\text{RDY}}$ 引脚，并通过轮询序列或中断驱动程序来确定校准是否结束。

内部失调校准和系统失调校准均需要花费两个转换周期。由于 ADC 本身能持续消除失调，此时，无需执行内部失调校准。

执行内部满量程校准，满量程输入电压会自动与选定的模拟输入端相连。当增益为 1 时，完成校准需要 2 个转换周期。对于更高的增益，执行满量程校准需要 4 个转换周期。

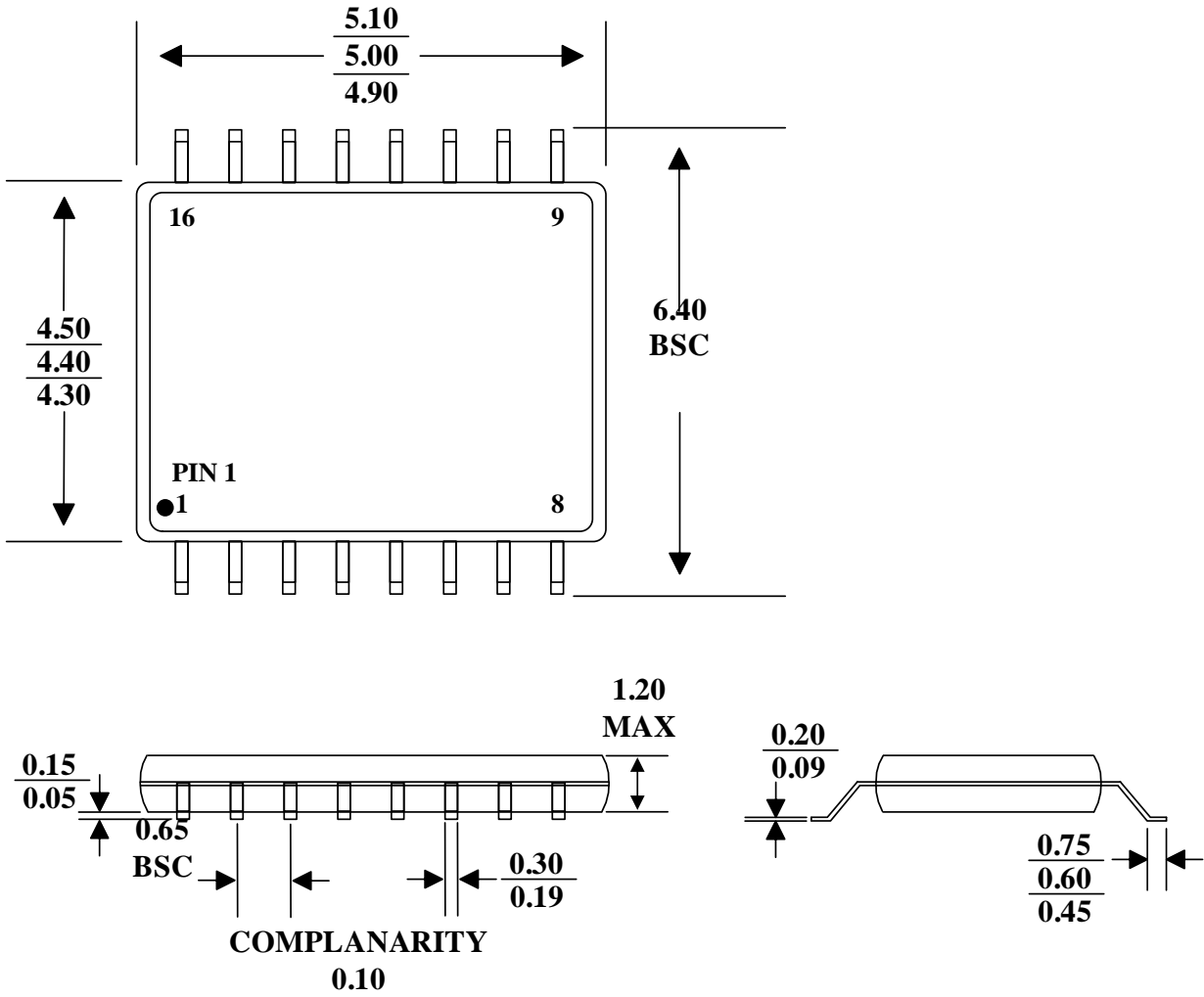
DOUT / $\overline{\text{RDY}}$ 在校准启动后变为高电平，在校准完成后恢复低电平。校准操作完成后，ADC 处于空闲模式。测得的满量程系数保存在所选通道的满量程寄存器中。当增益等于 128 时，无法执行内部满量程校准，但可执行系统满量程校准。每次更改通道增益时，都需要进行满量程校准，以最大限度地减少满量程误差。

内部满量程校准只能在指定的更新速率下执行。当增益为 1、2 和 4 时，内部满量程校准可以在任何更新速率下执行。但是，对于更高的增益，内部满量程校准只能在更新速率小于或等于 16.7Hz、33.2Hz 和 50Hz 时执行。不过，满量程误差不会随更新速率而变化，因此，在一个更新速率下进行的校准对所有更新速率均有效（假设增益或基准电压源保持不变）。

完成系统满量程校准需要 2 个转换周期，与增益设置无关。系统满量程校准可以在所有增益和所有更新速率下执行。如需同时执行系统失调校准与系统满量程校准，应在启动系统满量程校准前执行系统失调校准。

封装形式

采用 TSSOP 封装，外形尺寸如图. 19 所示。



Attention

- Any and all MSKSEMI Semiconductor products described or contained herein do not have specifications that can handle applications that require extremely high levels of reliability, such as life-support systems, aircraft's control systems, or other applications whose failure can be reasonably expected to result in serious physical and/or material damage. Consult with your MSKSEMI Semiconductor representative nearest you before using any MSKSEMI Semiconductor products described or contained herein in such applications.
- MSKSEMI Semiconductor assumes no responsibility for equipment failures that result from using products at values that exceed, even momentarily, rated values (such as maximum ratings, operating condition ranges, or other parameters) listed in products specifications of any and all MSKSEMI Semiconductor products described or contained herein.
- Specifications of any and all MSKSEMI Semiconductor products described or contained herein stipulate the performance, characteristics, and functions of the described products in the independent state, and are not guarantees of the performance, characteristics, and functions of the described products as mounted in the customer's products or equipment. To verify symptoms and states that cannot be evaluated in an independent device, the customer should always evaluate and test devices mounted in the customer's products or equipment.
- MSKSEMI Semiconductor strives to supply high-quality high-reliability products. However, any and all semiconductor products fail with some probability. It is possible that these probabilistic failures could give rise to accidents or events that could endanger human lives, that could give rise to smoke or fire, or that could cause damage to other property. When designing equipment, adopt safety measures so that these kinds of accidents or events cannot occur. Such measures include but are not limited to protective circuits and error prevention circuits for safe design, redundant design, and structural design.
- In the event that any or all MSKSEMI Semiconductor products (including technical data, services) described or contained herein are controlled under any of applicable local export control laws and regulations, such products must not be exported without obtaining the export license from the authorities concerned in accordance with the above law.
- No part of this publication may be reproduced or transmitted in any form or by any means, electronic or mechanical, including photocopying and recording, or any information storage or retrieval system, or otherwise, without the prior written permission of MSKSEMI Semiconductor.
- Information (including circuit diagrams and circuit parameters) herein is for example only ; it is not guaranteed for volume production. MSKSEMI Semiconductor believes information herein is accurate and reliable, but no guarantees are made or implied regarding its use or any infringement of intellectual property rights or other rights of third parties.
- Any and all information described or contained herein are subject to change without notice due to product/technology improvement, etc. When designing equipment, refer to the "Delivery Specification" for the MSKSEMI Semiconductor product that you intend to use.