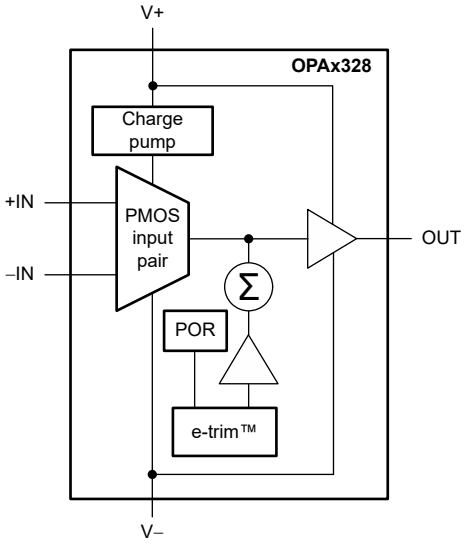
OPAx328 具有关断功能的 40MHz、1.0pA、低噪声、RRIO、精密 CMOS 运算放大器

1 特性

- 零交叉失真时的精度：
  - 低失调电压：50μV（最大值）
  - 高 CMRR：120dB
  - 轨到轨 I/O
- 高带宽：40 MHz
- 低输入偏置电流：1pA（最大值）
- 低噪声：10kHz 时为 6.1nV/√Hz
- 压摆率：30 V/μs
- 0.01% 快速稳定时间：180ns
- 单电源电压范围：2.2 V 至 5.5 V
- 单位增益稳定

2 应用

- 光学模块
- 位置传感器
- 多参数患者监护仪
- CT 和 PET 扫描仪
- 化学和气体分析仪
- 双向 400V 和 800V 至 LV
- 商用网络和服务器 PSU
- 串式逆变器
- 太阳能电源优化器



方框图

3 说明

单通道 OPA328 和双通道 OPA2328 (OPAx328) 是针对极低噪声和宽带宽进行了优化的新一代精密低电压 CMOS 运算放大器系列。

OPAx328 具有零交叉失真的线性输入级，能够在整个输入范围内提供 120dB（典型值）的出色共模抑制比 (CMRR)。输入共模电压范围在正负电源轨基础上向外扩展了 100mV。输出电压摆幅通常在电源轨的 10 mV 范围内。

OPAx328 还使用德州仪器 (TI) 专有的 e-trim™ 运算放大器技术，实现了超低失调电压和低输入失调电压漂移的独特组合，无需任何输入切换或自动归零技术。

低噪声 (6.1nV/√Hz) 和高速运行特性（40MHz，30V/μs）使这些器件非常适合驱动采样模数转换器 (ADC)。

OPAx328 也是高阻抗输入单电源应用的理想选择。低输入偏置电流和低输入电容允许在低光电流操作 (< 1nA) 下实现高频跨阻增益。

封装信息

器件型号	封装(1)	封装尺寸（标称值）
OPA328(2)	DBV（SOT-23，5）	2.90mm × 1.60mm
OPA328S(3)	DBV（SOT-23，6）	2.90mm × 1.60mm
OPA2328	D（SOIC，8）(3)	4.90mm x 3.91mm
	DGK（VSSOP，8）	3.00mm x 3.00mm
	DRG（WSON，8）(3)	3.00mm x 3.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
(2) 预发布信息，有样片（非量产数据）。
(3) 预发布信息，无样片（非量产数据）。

器件信息

器件型号	通道	SHUTDOWN
OPA328(1)	单通道	否
OPA328S(2)	单通道	是
OPA2328	双通道	否

(1) 预发布信息，有样片（非量产数据）。
(2) 预发布信息，无样片（非量产数据）。

本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 修订历史记录.....2
5 引脚配置和功能.....3
6 规格.....4
6.1 绝对最大额定值.....4
6.2 ESD 等级.....4
6.3 建议运行条件.....4
6.4 热性能信息：OPA328.....5
6.5 热性能信息：OPA2328.....5
6.6 电气特性.....6
6.7 典型特性.....8
7 详细说明.....14
7.1 概述.....14
7.2 功能方框图.....14
7.3 特性说明.....15
7.4 器件功能模式.....15
8 应用和实现.....16
8.1 应用信息.....16
8.2 典型应用.....16
8.3 电源相关建议.....20
8.4 布局.....20
9 器件和文档支持.....21
9.1 器件支持.....21
9.2 文档支持.....22
9.3 接收文档更新通知.....22
9.4 支持资源.....22
9.5 商标.....22
9.6 Electrostatic Discharge Caution.....22
9.7 术语表.....22
10 机械、封装和可订购信息.....22

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (June 2022) to Revision B (November 2022)	Page
• 将 OPA328 器件从“预发布”改为“预告信息”	1
• 向*绝对最大额定值* 中添加了结温	4

Changes from Revision * (February 2022) to Revision A (June 2022)	Page
• 将 OPA2328 从预告信息（预发布）更改为量产数据（正在供货）	1

Copyright © 2022 Texas Instruments Incorporated

5 引脚配置和功能

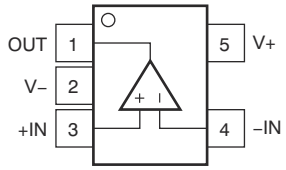


图 5-1. OPA328 DBV 封装（预发布），5 引脚 SOT-23（顶视图）

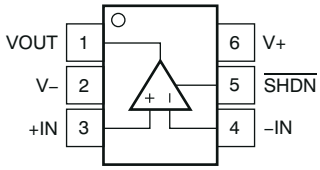


图 5-2. OPA328S DBV 封装（预发布），6 引脚 SOT-23（顶视图）

引脚功能：OPA328 和 OPA328S

引脚			类型	说明
名称	OPA328	OPA328S		
–IN	4	4	输入	负（反相）输入
+IN	3	3	输入	正（同相）输入
OUT、VOUT	1	1	输出	输出
SHDN	—	5	输入	关断，低电平有效
V –	2	2	Power	负电源（最低）
V+	5	6	电源	正电源（最高）

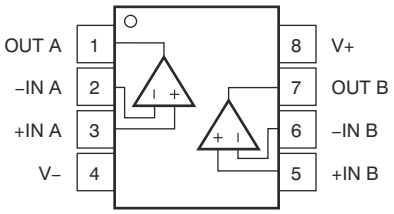


图 5-3. OPA2328 D 封装（预发布）8 引脚 SOIC 和 DGK 封装，8 引脚 VSSOP（顶视图）

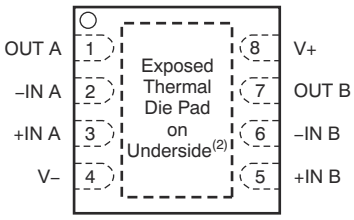


图 5-4. OPA2328 DRG 封装（预发布），8 引脚 WSON（顶视图）

引脚功能：OPA2328

引脚		类型	说明
名称	编号		
–IN A	2	输入	反相输入，通道 A
+IN A	3	输入	同相输入，通道 A
–IN B	6	输入	反相输入，通道 B
+IN B	5	输入	同相输入，通道 B
OUT A	1	输出	输出，通道 A
OUT B	7	输出	输出，通道 B
V –	4	Power	负电源（最低）
V+	8	电源	正电源（最高）

Copyright © 2022 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
V_S	电源电压，V_S = (V+) – (V–)	–0.3	6	V
	输入电压，所有引脚	(V–) – 0.3	(V+) + 0.3	V
	输入电流（INA+、INA–、INB+、INB–、INSA/B、OUTSA/B/1/2/3）	-10	10	mA
	输出短路(2)	持续	持续	
T_A	工作温度	-55	150	°C
T_J	结温	-55	150	°C
T_{stg}	存储温度	–65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议工作条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。
(2) 短路接地，每个封装对应一个放大器。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	500	

(1) JEDEC 文件 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产。
(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
V_S	电源电压	单电源	2.2		5.5	V
		双电源	±1.1		±2.75	V
T_A	额定温度		-40		125	°C

Copyright © 2022 Texas Instruments Incorporated

6.4 热性能信息：OPA328

热指标(1)		OPA328 DBV (SOT-23) 5 引脚	单位
$R_{\theta JA}$	结至环境热阻	163.2	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	97.6	°C/W
$R_{\theta JB}$	结至电路板热阻	62.8	°C/W
Ψ_{JT}	结至顶部特征参数	40.7	°C/W
Ψ_{JB}	结至电路板特征参数	62.5	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

6.5 热性能信息：OPA2328

热指标(1)		OPA2328 DGK (VSSOP) 8 引脚	单位
$R_{\theta JA}$	结至环境热阻	165	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	53	°C/W
$R_{\theta JB}$	结至电路板热阻	87	°C/W
Ψ_{JT}	结至顶部特征参数	4.9	°C/W
Ψ_{JB}	结至电路板特征参数	85	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

Copyright © 2022 Texas Instruments Incorporated

6.6 电气特性

在 T_A = 25°C、V_S = ±1.1V 至 ±2.75V（V_S = 2.2V 至 5.5V），R_L = 10kΩ 连接至 V_S / 2，V_{CM} = V_{OUT} = V_S / 2，以及在制造最终测试中确定的最小和最大规格（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V_{OS}	输入失调电压				±3	±50	μV
dV_{OS}/dT	输入失调电压漂移	T_A = -40°C 至 +125°C			±0.15	±1	μV/°C
PSRR	电源抑制比	V_S = ±1.1V 至 ±2.75V			±1	±10	μV/V
		V_S = ±1.1V 至 ±2.75V，T_A = –40°C 至 +125°C			±15	±40	
	通道分离（双通道、四通道）	f = 直流			140		dB
		f = 100kHz			75		
输入偏置电流							
I_B	输入偏置电流				±0.2	±1	pA
		T_A = 0°C 至 85°C				10	
		T_A = -40°C 至 +125°C				100	
I_{OS}	输入失调电流				±0.2	±1	pA
		T_A = 0°C 至 85°C				10	
		T_A = -40°C 至 +125°C				100	
噪声							
	输入电压噪声	f = 0.1Hz 至 10Hz			3		μV_{PP}
e_N	输入电压噪声密度	f = 100Hz			25		nV/√Hz
		f = 1kHz			9.8		
		f = 10kHz			6.1		
i_N	输入电流噪声	f = 10kHz			0.125		pA/√Hz
输入电压							
V_{CM}	共模电压			(V–) – 0.1		(V+)+0.1	V
CMRR	共模抑制比	(V–) – 0.1V < V_{CM} < (V+) + 0.1V		106	120		dB
			T_A = -40°C 至 +125°C	96	110		
输入电容							
Z_{ID}	差分				1 || 4		TΩ || pF
Z_{ICM}	共模				1 || 2		TΩ || pF
开环增益							
A_{OL}	开环电压增益	(V–) + 100mV < V_O < (V+) – 100mV		108	132		dB
			T_A = -40°C 至 +125°C	96	130		
		(V–) + 200mV < V_O < (V+) – 200mV，R_L = 2kΩ		106	123		
			T_A = -40°C 至 +125°C	90			
频率响应							
GBW	增益带宽积	增益：100			40		MHz
SR	压摆率	4V 阶跃，增益 = +1			30		V/μs
t_S	建立时间	到 0.1%，1V 阶跃，增益 = +1			0.1		μs
		到 0.01%，1V 阶跃，增益 = +1			0.18		
	过载恢复时间	V_{IN} × 增益 > V_S			0.5		μs
THD+N	总谐波失真 + 噪声	V_O = 1V_{RMS}，增益 = +1，f = 1kHz			0.0001		%

Copyright © 2022 Texas Instruments Incorporated

6.6 电气特性 (continued)

在 T_A = 25°C、V_S = ±1.1V 至 ±2.75V（V_S = 2.2V 至 5.5V），R_L = 10kΩ 连接至 V_S / 2，V_{CM} = V_{OUT} = V_S / 2，以及在制造最终测试中确定的最小和最大规格（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
输出							
	相对于两个电源轨的电压输出摆幅	V_S = 2.2 V				5	mV
			R_L = 2kΩ			15	
	相对于两个电源轨的电压输出摆幅	V_S = 5.5V				5	mV
			R_L = 2kΩ			15	
I_{SC}	短路电流	灌电流，V_S = 5.5V			-65		mA
		拉电流，V_S = 5.5V			+55		
C_{LOAD}	容性负载驱动	G = +1			28		pF
R_O	开环输出阻抗	f = 10kHz			55		Ω
电源							
I_Q	每个放大器的静态电流	I_O = 0A			3.8	4.5	mA
		I_O = 0A，T_A = –40°C 至 +125°C				5.0	

Copyright © 2022 Texas Instruments Incorporated

6.7 典型特性

在 T_A = 25°C、V_S = 5.5V、V_{CM} = V_{OUT} = 1/2 Vs，C_L = 20pF 且 R_L = 10kΩ（除非另有说明）

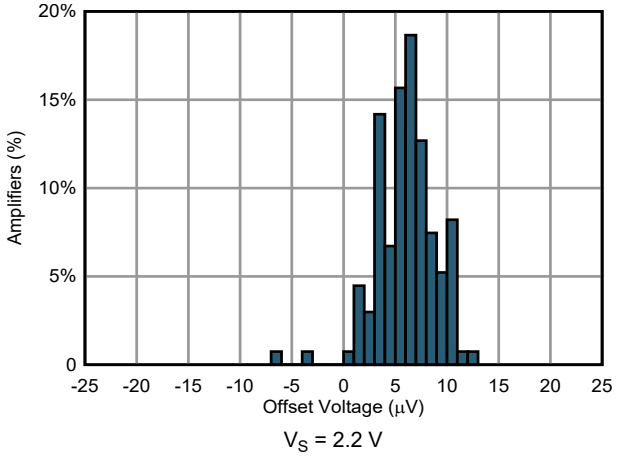


图 6-1. 失调电压生产分配

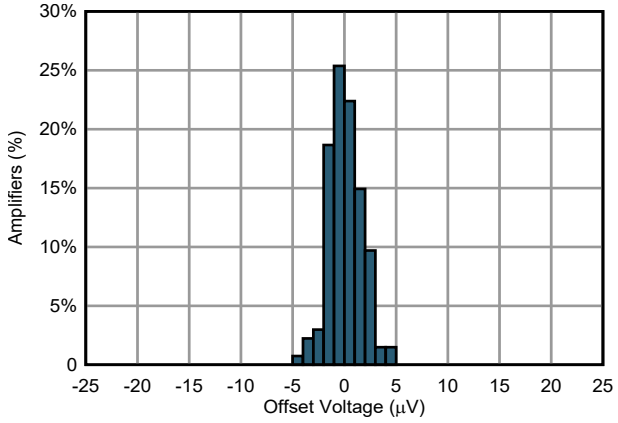


图 6-2. 失调电压生产分配

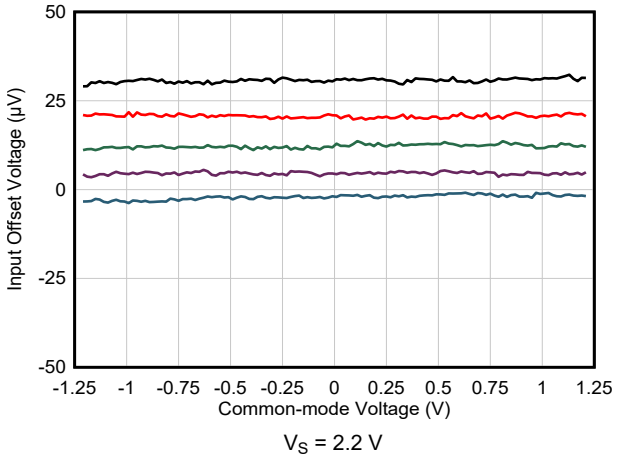


图 6-3. 失调电压与共模电压间的关系

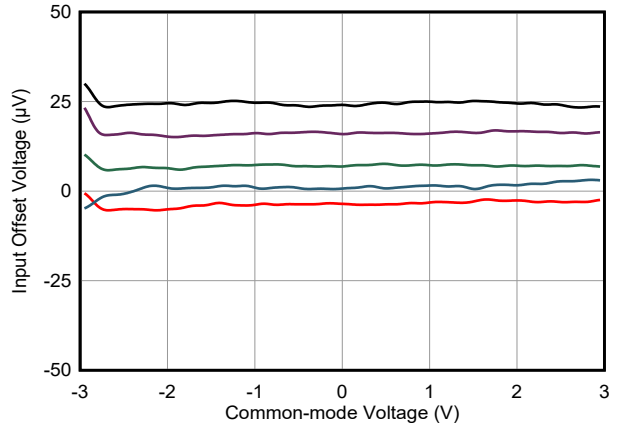


图 6-4. 失调电压与共模电压间的关系

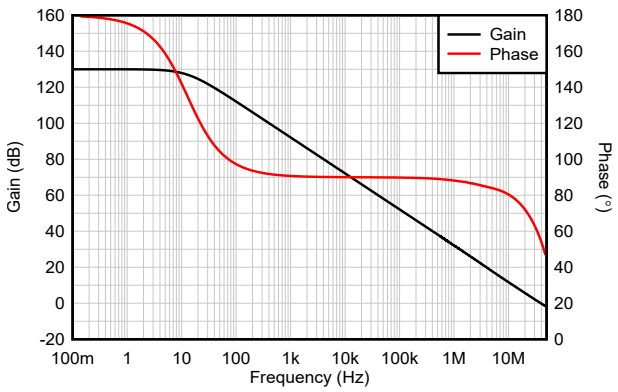


图 6-5. 开环增益和相位与频率间的关系

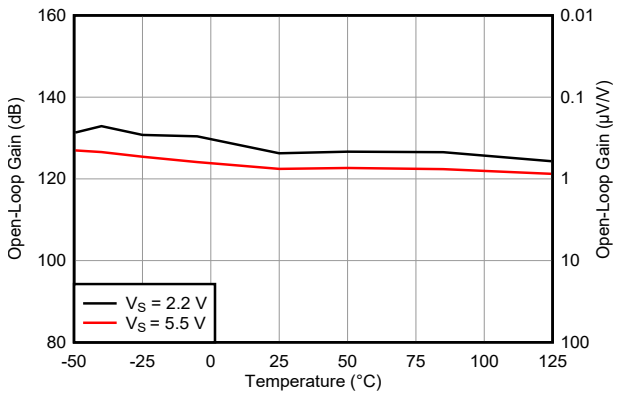


图 6-6. 开环增益与温度间的关系

Copyright © 2022 Texas Instruments Incorporated

6.7 典型特性 (continued)

在 T_A = 25°C、V_S = 5.5V、V_{CM} = V_{OUT} = 1/2 Vs，C_L = 20pF 且 R_L = 10kΩ（除非另有说明）

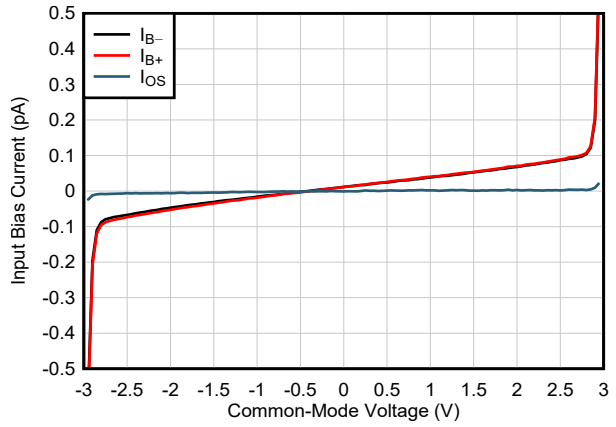


图 6-7. 输入偏置电流与共模电压间的关系

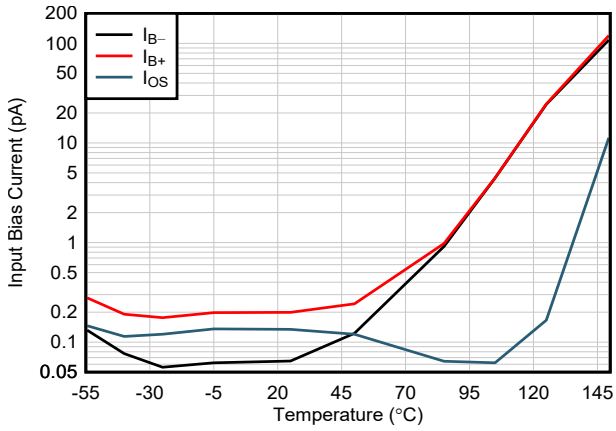


图 6-8. 输入偏置电流与温度间的关系

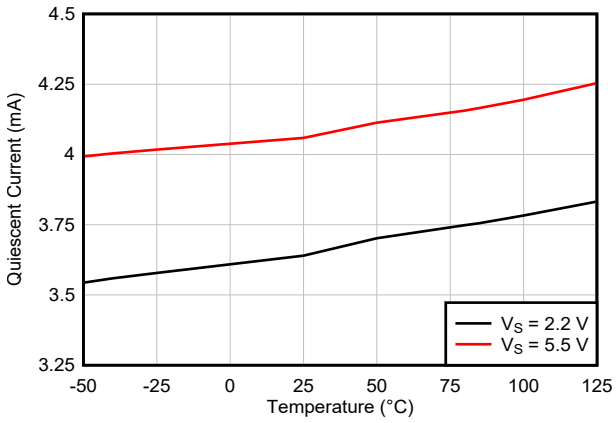


图 6-9. 静态电流与电源电压间的关系

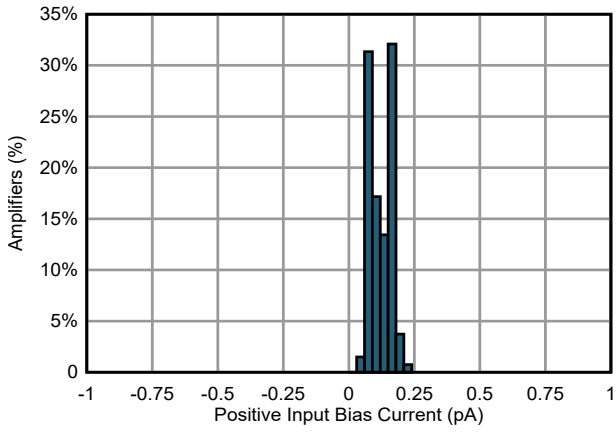


图 6-10. 正输入偏置电流分布

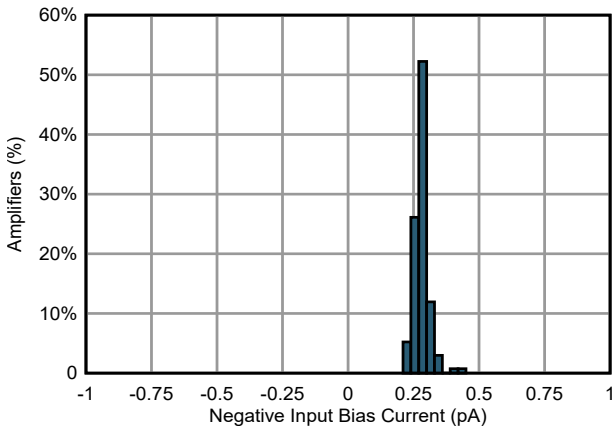


图 6-11. 负输入偏置电流分布

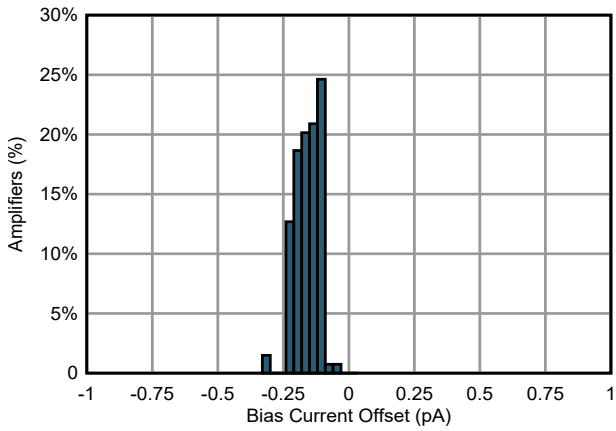


图 6-12. 输入偏置失调电流分布

Copyright © 2022 Texas Instruments Incorporated

6.7 典型特性 (continued)

在 T_A = 25°C、V_S = 5.5V、V_{CM} = V_{OUT} = 1/2 Vs，C_L = 20pF 且 R_L = 10kΩ（除非另有说明）

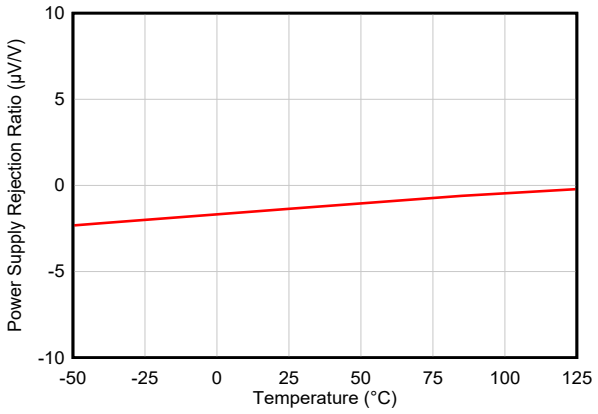


图 6-13. PSRR 与温度间的关系

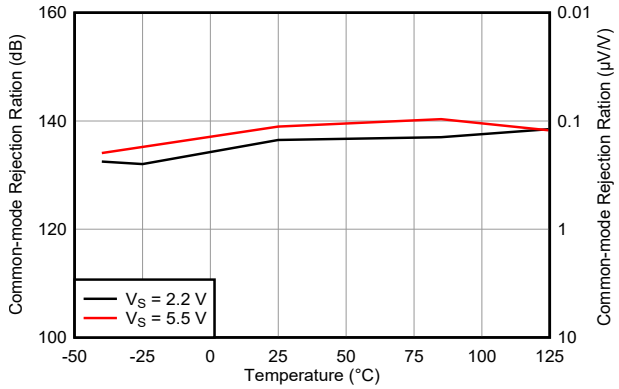


图 6-14. CMRR 与温度间的关系

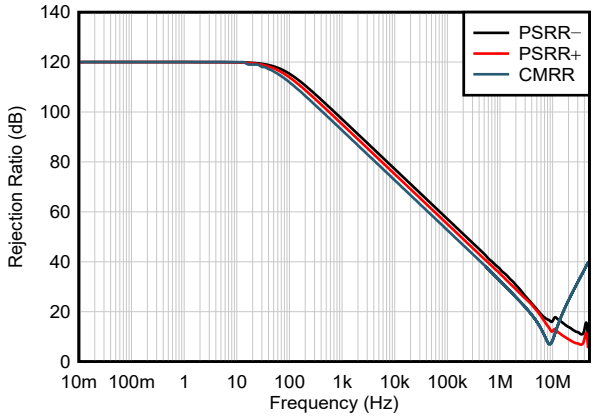


图 6-15. CMRR 和 PSRR 与频率间的关系

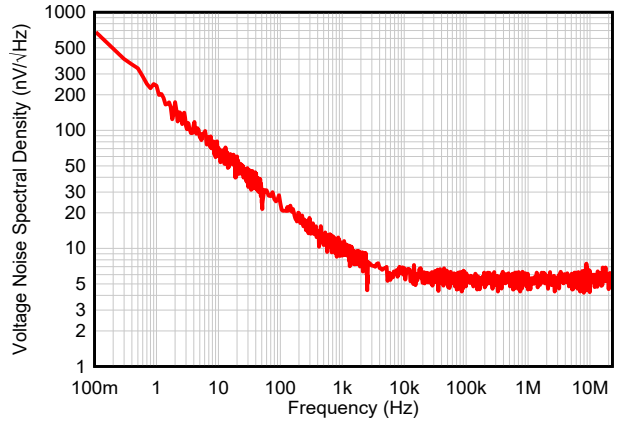


图 6-16. 输入电压噪声频谱密度与频率间的关系

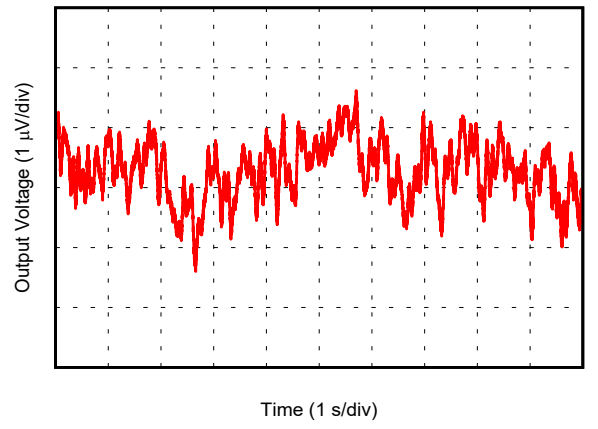


图 6-17. 0.1Hz 至 10Hz 输入电压噪声

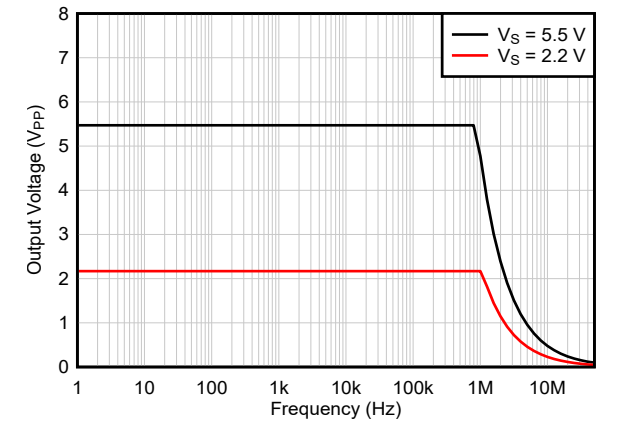
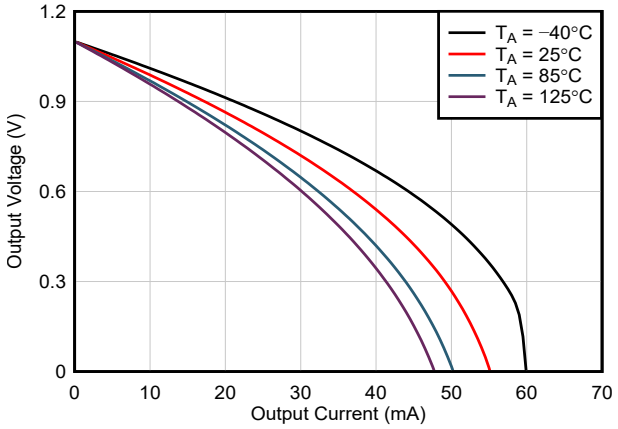


图 6-18. 最大输出电压与频率间的关系

Copyright © 2022 Texas Instruments Incorporated

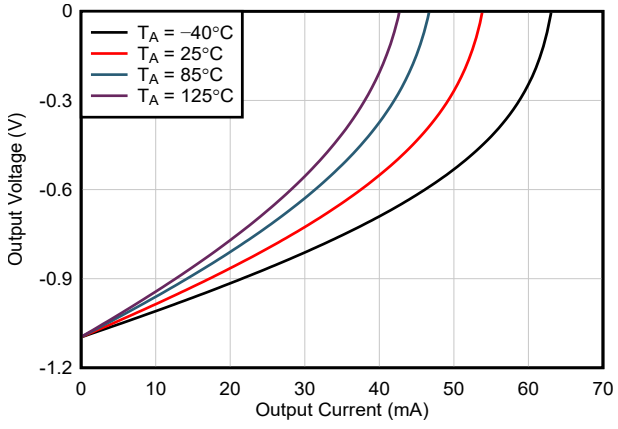
6.7 典型特性 (continued)

在 T_A = 25°C、V_S = 5.5V、V_{CM} = V_{OUT} = 1/2 Vs，C_L = 20pF 且 R_L = 10kΩ（除非另有说明）



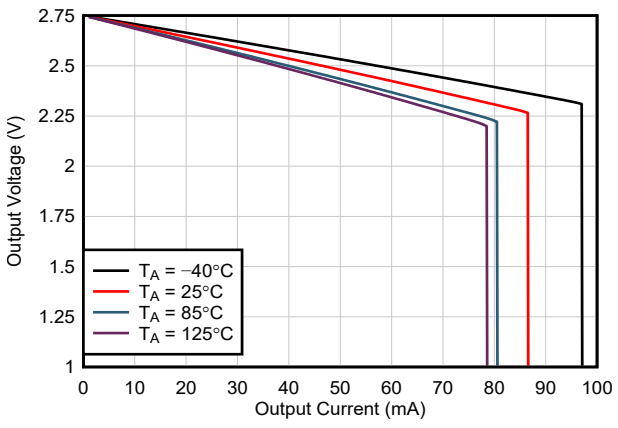
V_{V+} = 1.1V，V_{V-} = –1.1V，电流源负载

图 6-19. 输出电压摆幅与输出电流间的关系



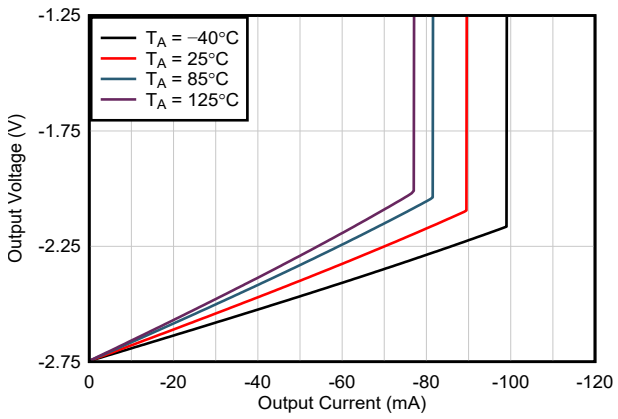
V_{V+} = 1.1V，V_{V-} = –1.1V，电流源负载

图 6-20. 输出电压摆幅与输出电流间的关系



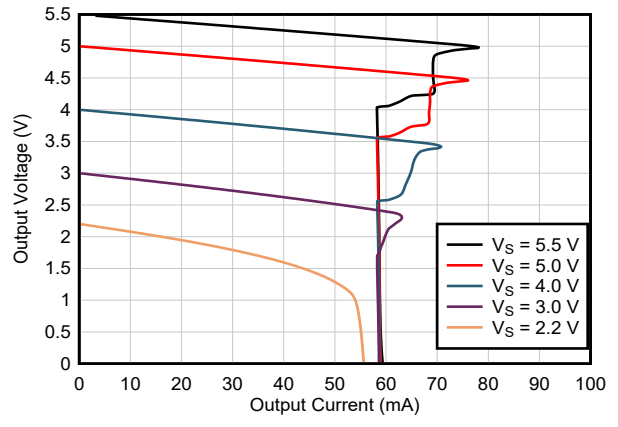
V_{V+} = 2.75V，V_{V-} = –2.75V，电流源负载

图 6-21. 输出电压摆幅与输出电流间的关系



V_{V+} = 2.75V，V_{V-} = –2.75V，电流源负载

图 6-22. 输出电压摆幅与输出电流间的关系



V_{V+} = 5.5V，V_{V-} = 0V，电压源负载

图 6-23. 输出电压摆幅与输出电流间的关系

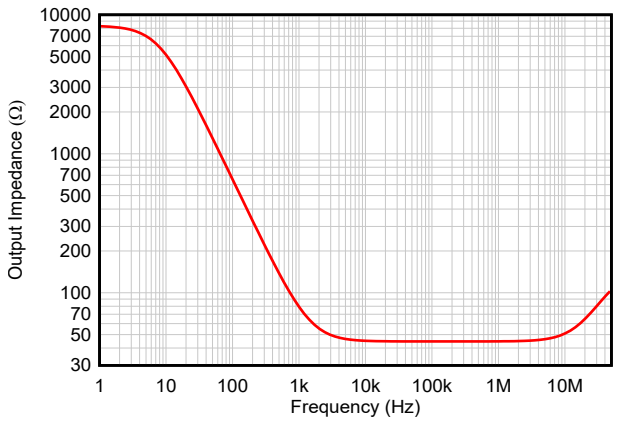


图 6-24. 开环输出阻抗与频率间的关系

Copyright © 2022 Texas Instruments Incorporated

6.7 典型特性 (continued)

在 T_A = 25°C、V_S = 5.5V、V_{CM} = V_{OUT} = 1/2 Vs，C_L = 20pF 且 R_L = 10kΩ（除非另有说明）

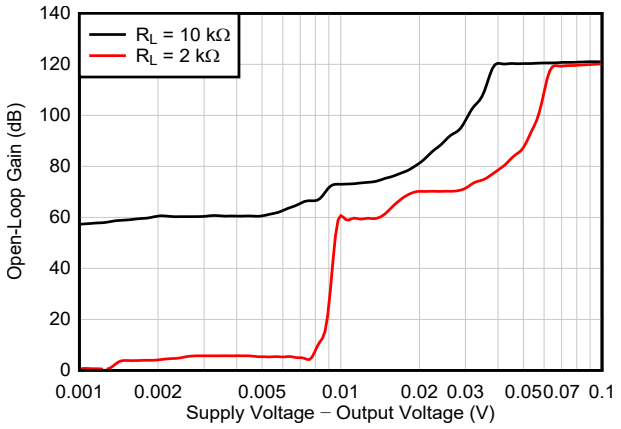


图 6-25. 开环增益与电源电压和输出电压差值间的关系

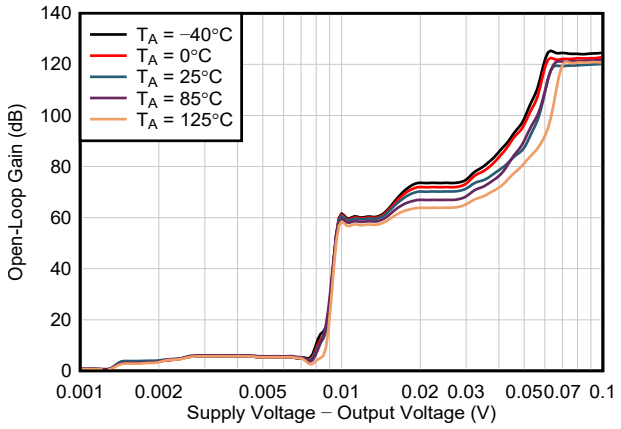


图 6-26. 开环增益与电源电压和输出电压差值间的关系

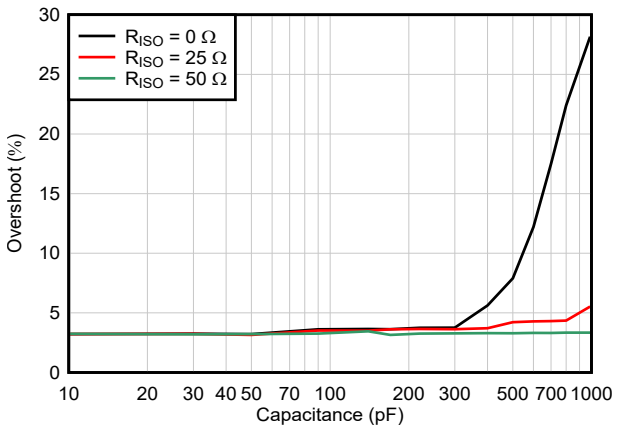


图 6-27. 小信号过冲与负载电容间的关系

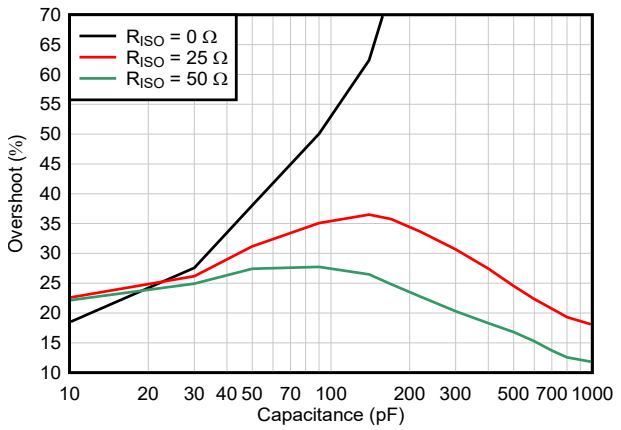


图 6-28. 小信号过冲与负载电容间的关系

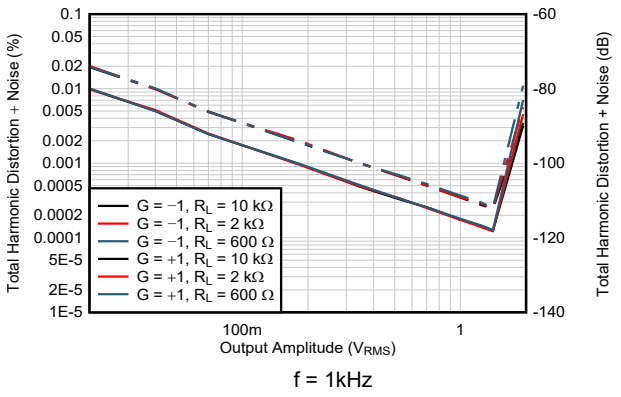


图 6-29. THD+N 与振幅间的关系

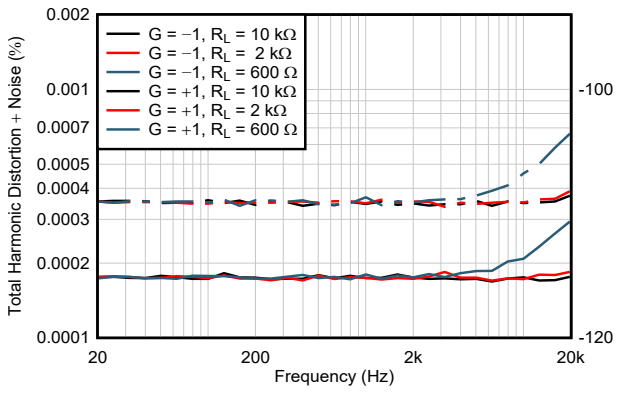


图 6-30. THD+N 与频率间的关系

Copyright © 2022 Texas Instruments Incorporated

6.7 典型特性 (continued)

在 T_A = 25°C、V_S = 5.5V、V_{CM} = V_{OUT} = 1/2 Vs，C_L = 20pF 且 R_L = 10kΩ（除非另有说明）

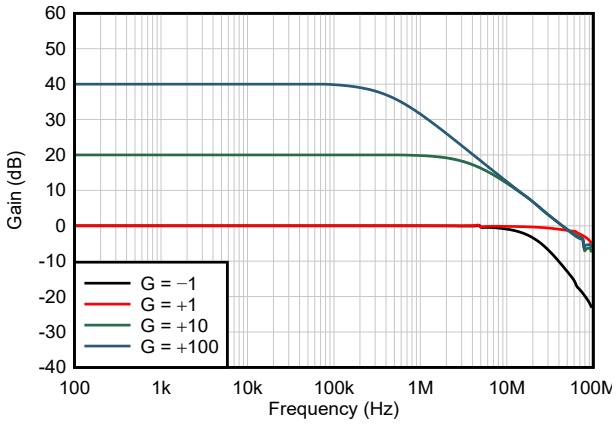


图 6-31. 闭环增益与频率间的关系

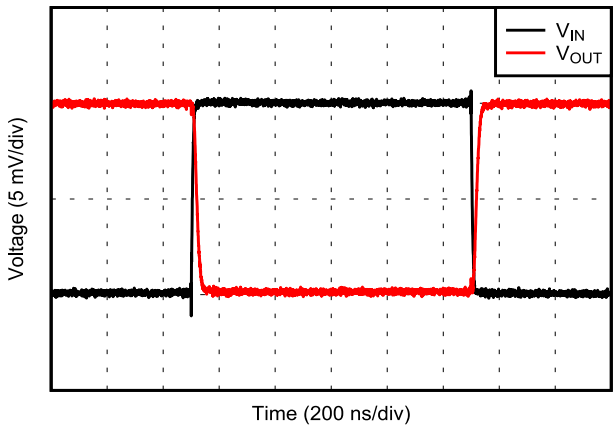


图 6-32. 小信号阶跃响应

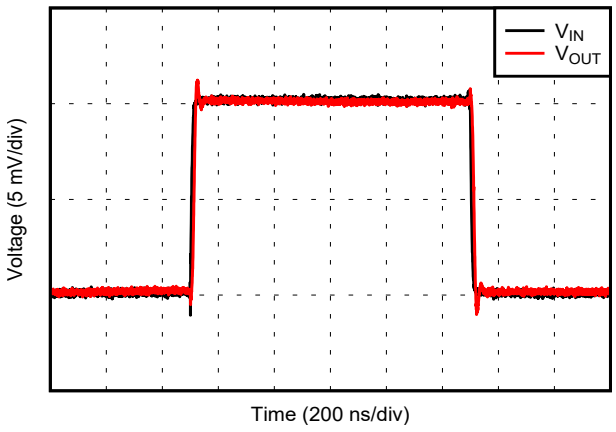


图 6-33. 小信号阶跃响应

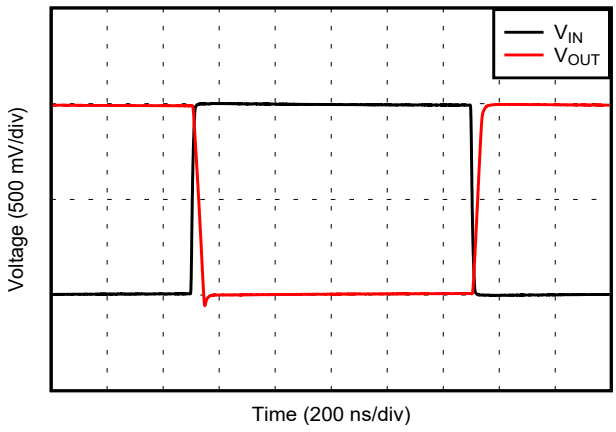


图 6-34. 大信号阶跃响应

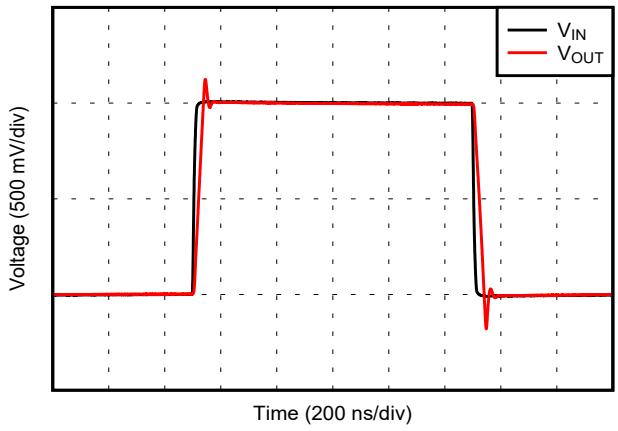


图 6-35. 大信号阶跃响应

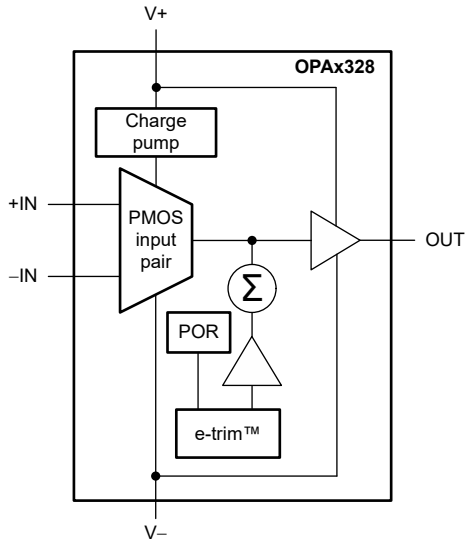
Copyright © 2022 Texas Instruments Incorporated

7 详细说明

7.1 概述

OPAx328 系列具有高速精密放大器，使该运算放大器系列成为驱动高分辨率模数转换器 (ADC) 的理想选择。具有平坦频率特性的低输出阻抗以及零交叉失真电路可确保在整个输入共模范围内获得高线性度，从而通过 2.2V 至 5.5V 的单电源实现真正的轨到轨输入。

7.2 功能方框图



Copyright © 2022 Texas Instruments Incorporated

7.3 特性说明

7.3.1 输入和 ESD 保护

OPAx328 在所有引脚上均整合了内部静电放电 (ESD) 保护电路。就输入和输出引脚而言，这种保护主要包括输入引脚和电源引脚之间连接的导流二极管。如果电流不超过 10mA，这些 ESD 保护二极管还能提供电路内输入过驱保护。许多输入信号本就会将电流限制在 10mA 以下；因此不需要使用限制电阻器。图 7-1 显示了如何通过将串联输入电阻器 (R_{IN}) 添加到被驱动的输入端来限制输入电流。添加的电阻器会增加放大器输入端的热噪声；因此，在对噪声敏感的应用中，该值必须非常小。

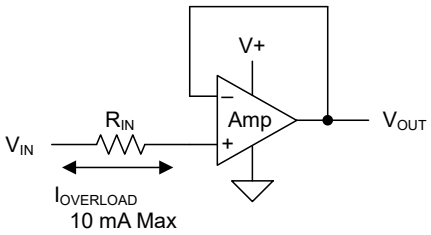


图 7-1. 输入电流保护

7.3.2 轨到轨输入

OPAx328 具有真正的轨到轨输入运行，电源电压低至 ±1.1V (2.2V)。OPAx328 放大器的设计中包括一个内部电荷泵，该内部电荷泵使用超出外部电源 (V_{S+}) 约 1.6V 的内部电源轨为放大器输入级供电。这个内部电源轨可确保单个差分输入对运行，并使其在非常宽的输入共模范围内保持非常高的线性度。独特的零交叉输入拓扑消除了许多轨到轨互补输入级运算放大器通常具有的输入失调电压转换区域。该拓扑可让 OPAx328 在整个共模输入范围内（在两个电源轨的基础上向外扩展 100mV）提供出色的共模性能（CMRR > 120dB，典型值）。当驱动模数转换器 (ADC) 时，OPAx328 的高线性度 V_{CM} 范围可确保出色线性性能和极低失真。

7.3.3 相位反转

OPAx328 运算放大器根据设计可在输入引脚电压超过电源电压时不受相位反转的影响，因此能够提供更高的系统内稳定性和可预测性。图 7-2 显示了输入电压超过电源电压而未出现任何相位反转的情况。

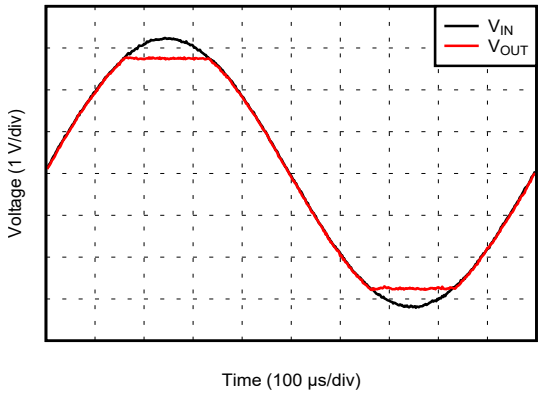


图 7-2. 无相位反转

7.4 器件功能模式

OPAx328 运算放大器可在电源电压介于 2.2V 至 5.5V 的条件下正常工作。带有 *S* 后缀的器件具有关断功能。

Copyright © 2022 Texas Instruments Incorporated

8 应用和实现

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

OPAx328 提供出色的直流和交流性能。这些器件采用高达 5.5V 的电源供电，并提供超低输入偏置电流和 40MHz 带宽。这些特性使得 OPAx328 系列强大的运算放大器非常适合于通信和工业应用。

8.1.1 容性负载和稳定性

OPAx328 设计用于跨阻放大器 (TIA) 和 ADC 输入驱动放大器的高速应用。与所有运算放大器一样，在某些特定情况下，OPAx328 可能会变得不稳定。当确定放大器在运行中能否保持稳定时，需要考虑特定运算放大器电路配置、布局、增益和输出负载等因素。与在更高噪声增益下工作的放大器相比，采用单位增益 (1V/V) 缓冲器配置并驱动容性负载的运算放大器更容易出现不稳定的情况（请参阅图 6-28）。容性负载与运算放大器输出阻抗相结合后，在反馈增益内产生一个使相位裕度降级的极点。相位裕量的减小随着负载电容的增加而增加。在单位增益配置下运行时，OPAx328 在纯容性负载高达大约 100pF 时仍然保持稳定。

放大器在单位增益配置下运行时增大容性负载驱动能力的一种方法就是插入一个与输出串联的小电阻器（R_S，其大小通常为 10Ω 到 50Ω），如图 8-1 所示。这个电阻器将大大减少与大容性负载相关的过冲和振铃。

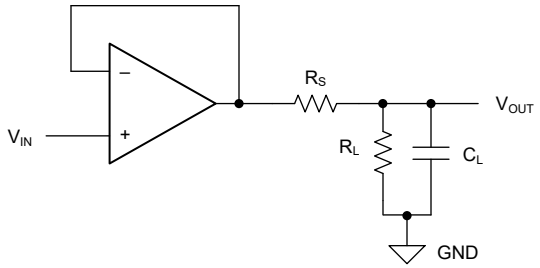


图 8-1. 增强容性负载驱动能力

8.2 典型应用

8.2.1 双向电流感测

此单电源低侧双向电流检测设计示例可检测从 –1A 到 +1A 的负载电流。单端输出范围为 110mV 到 3.19V。该设计使用具有低失调电压和轨到轨输入和输出的 OPAx328。其中一个放大器配置为差分放大器，另一个放大器提供基准电压。

图 8-2 展示了原理图。

Copyright © 2022 Texas Instruments Incorporated

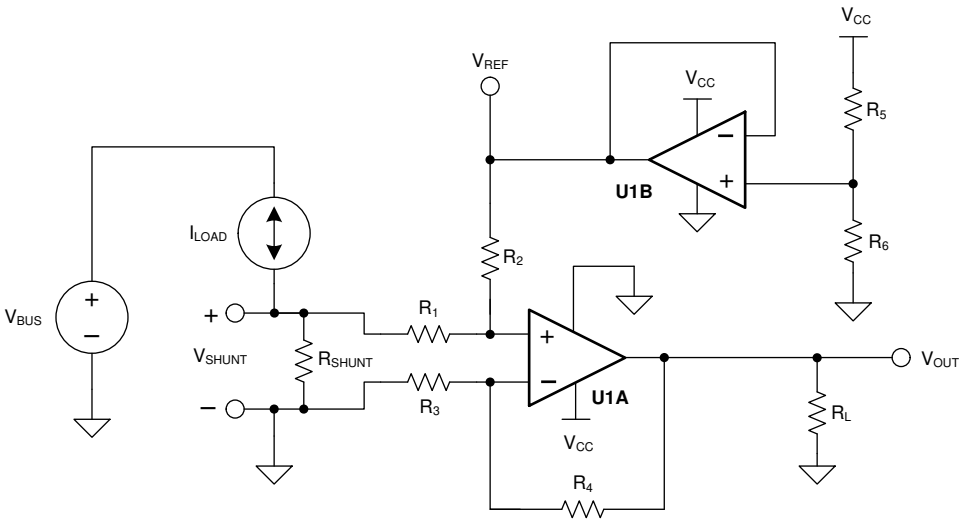


图 8-2. 双向电流检测原理图

8.2.1.1 设计要求

此解决方案的要求如下：

- 电源电压：3.3V
- 输入：-1 A 至 +1 A
- 输出：1.65V ±1.54V（110mV 至 3.19V）

8.2.1.2 详细设计过程

负载电流，I_{LOAD}，流经分流电阻器、R_{SHUNT}，产生分流电压 V_{SHUNT}。然后由 U1A 和 R_1 至 R_4 构成的差分放大器放大分流电压。差分放大器的增益通过 R_4 与 R_3 之比设定。为了最大程度地减少误差，设置 $R_2 = R_4$ 且 $R_1 = R_3$。基准电压 V_{REF} 通过使用 U1B 缓冲电阻分压器的方式提供。传递函数由 方程式 1 确定。

$$V_{OUT} = V_{SHUNT} \times Gain_{Diff_Amp} + V_{REF} \tag{1}$$

其中

- $V_{SHUNT} = I_{LOAD} \times R_{SHUNT}$
- $Gain_{Diff_Amp} = \frac{R_4}{R_3}$
- $V_{REF} = V_{CC} \times \left(\frac{R_6}{R_5 + R_6} \right)$

该设计中存在两种误差类型：失调电压和增益。增益误差是由分流电阻器的容差和 R_4 与 R_3 之比，以及类似的 R_2 与 R_1 之比造成的。失调电压误差是由分压器（R_5 和 R_6）以及 R_4 / R_3 之比与 R_2 / R_1 之比之间的接近程度而造成的。R2/R1 之比影响差分放大器的 CMRR，最终导致了失调电压误差。

V_{SHUNT} 是低侧测量值，因此 V_{SHUNT} 的值是系统负载的接地电势。所以，必须对 V_{SHUNT} 使用最大值。在此设计中，V_{SHUNT} 的最大值设置为 100mV。方程式 2 计算分流电阻器的最大值，假设最大分流电压为 100mV，最大负载电流为 1A。

$$R_{SHUNT(Max)} = \frac{V_{SHUNT(Max)}}{I_{LOAD(Max)}} = \frac{100\ mV}{1\ A} = 100\ m\Omega \tag{2}$$

R_{SHUNT} 的容差与成本成正比。在此设计中，选择容差为 0.5% 的分流电阻器。如果需要更高的精度，则选择容差为 0.1% 或更高精度的电阻器。

Copyright © 2022 Texas Instruments Incorporated

由于负载电流是双向电流，因此分流电压范围为 -100 mV 至 +100 mV。此电压在到达运算放大器 U1A 前，由 R_1 和 R_2 分压。请确保 U1A 同相节点处的电压在器件的共模范围内。所以，使用共模范围扩展到低于负电源电压的运算放大器（如 OPAx328）非常重要。最后，为了更大限度地减少失调电压误差，需要注意 OPAx328 的典型失调电压仅有 ±3μV（最大值 ±25μV）。

假设对称负载电流为 -1A 至 +1 A，分压电阻器（R_5 和 R_6）必须相等。为了与分流电阻器保持一致，必须选择 0.5% 的容差。为了更大程度地降低功耗，使用了 10kΩ 电阻器。

要设置差分放大器的增益，必须考虑 OPAx328 的共模范围和输出摆幅。方程式 3 和方程式 4 分别显示了 OPAx328 的典型共模范围和最大输出摆幅（假设使用 3.3V 电源）。

$$-100\text{mV} < V_{CM} < 3.4\text{V} \tag{3}$$

$$100\text{mV} < V_{OUT} < 3.2\text{V} \tag{4}$$

现在可通过方程式 5 中所示的公式计算差分放大器的增益：

$$\text{Gain}_{\text{Diff_Amp}} = \frac{V_{OUT_Max} - V_{OUT_Min}}{R_{SHUNT} \times (I_{MAX} - I_{MIN})} = \frac{3.2\text{ V} - 100\text{ mV}}{100\text{ m}\Omega \times [1\text{ A} - (-1\text{A})]} = 15.5\ \frac{\text{V}}{\text{V}} \tag{5}$$

R_1 和 R_3 的电阻值选定为 1kΩ。R_2 和 R_4 的电阻值选定为 15.4kΩ，因为该值最接近标准值。所以，差分放大器的理想增益是 15.4 V/V。

电路的增益误差主要取决于 R_1 至 R_4，因此选择了容差为 0.1% 的电阻器。该配置降低了设计中需要两点校准的可能性。如有需要，简单的一点校准可消除 0.5% 电阻器产生的失调电压误差。

8.2.1.3 应用曲线

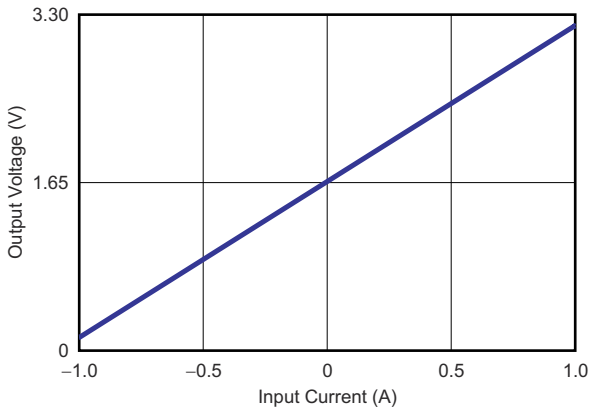


图 8-3. 双向电流检测电路性能：输出电压与输入电流间的关系

8.2.2 跨阻放大器

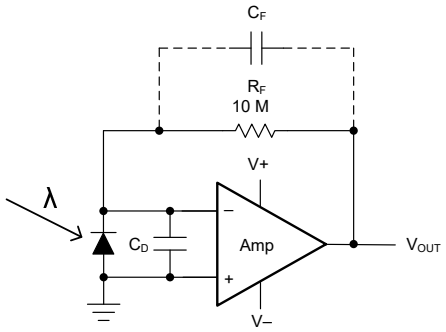
OPAx328 具有宽增益带宽、低输入偏置电流、低输入电压和电流噪声，因此是出色的宽带光电二极管跨阻放大器。低电压噪声十分重要，因为光电二极管电容会在高频时导致电路的有效噪声增益增加。

Copyright © 2022 Texas Instruments Incorporated

图 8-4 表明跨阻设计的关键要素是：

- 预期的二极管电容 (C_D)，其中应包括寄生输入共模电压和差模输入电容
- 所需的跨阻增益 (R_F)
- 增益带宽 (GBW) = 40MHz

在确定好这三个变量后，可通过设置反馈电容器 (C_F) 值来控制频率响应。C_F 包括 R_F 的杂散电容（对于典型的表面贴装电阻器，此电容为 0.2pF）。



注：C_F 是可选的，可防止增益峰化，并包括 R_F 的杂散电容。

图 8-4. 双电源跨导放大器

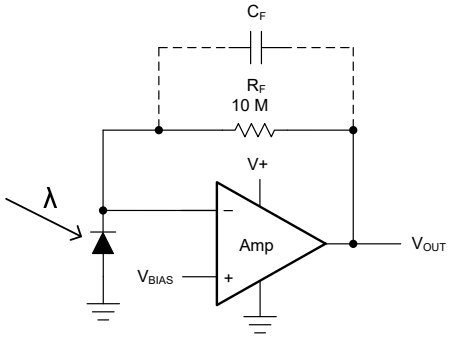
为了获得理想频率响应，请使用 方程式 6 设置反馈极点：

$$\frac{1}{2\pi R_F C_F} = \sqrt{\frac{GBW}{4\pi R_F C_D}} \tag{6}$$

方程式 7 计算了带宽：

$$f_{-3dB} = \sqrt{\frac{GBW}{2\pi R_F C_D}} \quad (Hz) \tag{7}$$

对于单电源应用，可使用正的直流电压对 +IN 输入进行偏置，从而使输出在光电二极管不受任何光线照射时达到真正的零点，并且在响应时不会出现由负电源轨导致的额外延迟。图 8-5 显示了该配置。该偏置电压也会出现在光电二极管上，从而提供反向偏置以加快运行速度。



注：C_F 是可选的，可防止增益峰化，并包括 R_F 的杂散电容。

图 8-5. 单电源跨导放大器

有关更多信息，请参阅*用直观方式补偿跨阻放大器* 应用报告，可从 www.ti.com 下载该报告。

Copyright © 2022 Texas Instruments Incorporated

8.3 电源相关建议

OPAx328 的额定工作电压为 2.2V 至 5.5V（±1.1V 至 ±2.75V）；多种规格适用于 –40°C 至 +125°C 的温度范围。*节 6.7* 中介绍了可能会随工作电压或温度的变化而显著变化的参数。

CAUTION

电源电压大于 6V 可能会对器件造成损坏；请参阅 *节 6.1*。

将 0.1µF 旁路电容器置于电源引脚附近，可减少从高噪声电源或高阻抗电源中耦合进来的误差。有关旁路电容器放置的更多详细信息，请参阅 *节 8.4*。

8.4 布局

8.4.1 布局指南

OPA328 是宽带放大器。为了获得器件的完整工作性能，需要遵循良好的高频 PCB 布局规范。必须在每个电源引脚和接地端之间连接旁路电容器，位置应尽量靠近器件。旁路电容器走线应采用具有最小电感的设计。

8.4.2 布局示例

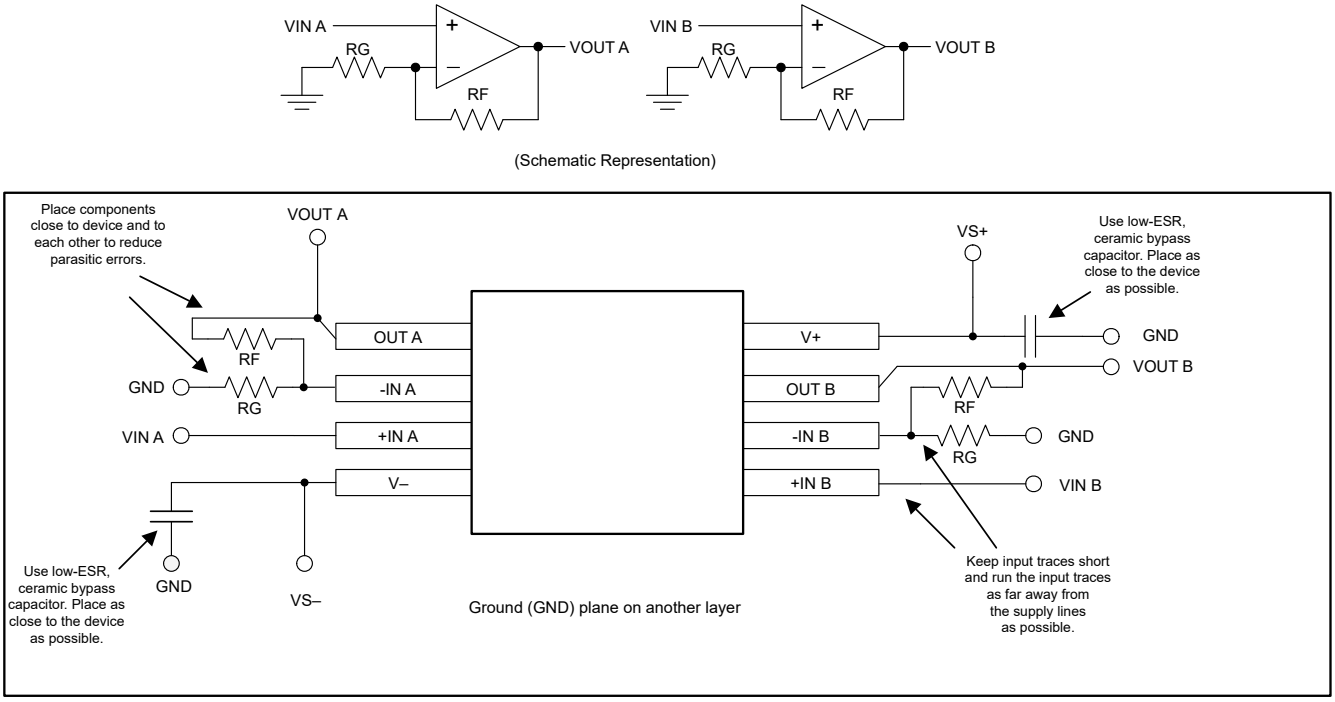


图 8-6. 非反相配置的运算放大器电路板布局

Copyright © 2022 Texas Instruments Incorporated

9 器件和文档支持

9.1 器件支持

9.1.1 开发支持

9.1.1.1 PSpice® for TI

PSpice® for TI 是可帮助评估模拟电路性能的设计和仿真环境。在进行布局和制造之前创建子系统设计和原型解决方案，可降低开发成本并缩短上市时间。

9.1.1.2 TINA-TI™ 仿真软件（免费下载）

TINA-TI™ 仿真软件是一款简单易用、功能强大且基于 SPICE 引擎的电路仿真程序。TINA-TI 仿真软件是 TINA™ 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 仿真软件提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 仿真软件提供全面的后处理能力，便于用户以多种方式获得结果，用户可从设计工具和仿真网页免费下载。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的能力，从而构建一个动态的快速启动工具。

备注

必须安装 TINA 软件或者 TINA-TI 软件后才能使用这些文件。请从 TINA-TI™ 软件文件夹中下载免费的 TINA-TI 仿真软件。

9.1.1.3 DIP-Adapter-EVM

借助 DIP-Adapter-EVM 加快运算放大器的原型设计和测试，该 EVM 有助于快速轻松地连接小型表面贴装器件并且价格低廉。使用随附的 Samtec 端子板连接任何受支持的运算放大器，或者将这些端子板直接连接至现有电路。DIP-Adapter-EVM 套件支持以下业界通用封装：D 或 U (SOIC-8)、PW (TSSOP-8)、DGK (VSSOP-8)、DBV（SOT-23-6、SOT-23-5 和 SOT-23-3）、DCK（SC70-6 和 SC70-5）和 DRL (SOT563-6)。

9.1.1.4 DIYAMP-EVM

DIYAMP-EVM 是一款独特的评估模块 (EVM)，可提供真实的放大器电路，使用户能够快速评估设计概念并验证仿真。此 EVM 采用 3 种业界通用封装选项（SC70、SOT23 和 SOIC）并提供 12 种流行的放大器配置，包括放大器、滤波器、稳定性补偿以及同时适用于单电源和双电源的比较器配置。

9.1.1.5 滤波器设计工具

滤波器设计工具是一款简单、功能强大且便于使用的有源滤波器设计程序。利用滤波设计器，用户可使用精选 TI 运算放大器和 TI 供应商合作伙伴提供的无源器件来打造理想滤波器设计方案。

设计工具和仿真网页以基于网络的工具形式提供滤波设计工具。用户通过该工具可在短时间内完成多级有源滤波器解决方案的设计、优化和仿真。

Copyright © 2022 Texas Instruments Incorporated

9.2 文档支持

9.2.1 相关文档

使用此器件时，建议参阅以下文档（可从 www.ti.com 下载）：

- 德州仪器 (TI)，*软件起搏器检测设计指南*
- 德州仪器 (TI)，*TIDA-00378 原理图和框图*
- 德州仪器 (TI)，*用于空气质量监测的 PM2.5/PM10 颗粒传感器模拟前端设计*
- 德州仪器 (TI)，*QFN/SON PCB 连接*
- 德州仪器 (TI)，*四方扁平封装无引线逻辑封装*
- 德州仪器 (TI)，*用直观方式补偿跨阻放大器*
- 德州仪器 (TI)，*FET 跨阻放大器噪声分析*
- 德州仪器 (TI)，*高速运算放大器噪声分析*

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *订阅更新* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 支持论坛是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

9.5 商标

e-trim™, TINA-TI™, and TI E2E™ are trademarks of Texas Instruments.
TINA™ is a trademark of DesignSoft, Inc.
PSpice® is a registered trademark of Cadence Design Systems, Inc.
所有商标均为其各自所有者的财产。

9.6 Electrostatic Discharge Caution

This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

9.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2022 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
OPA2328DGKR	ACTIVE	VSSOP	DGK	8	2500	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	2K6S	Samples
OPA2328DGKT	ACTIVE	VSSOP	DGK	8	250	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	2K6S	Samples
POPA328DBVR	ACTIVE	SOT-23	DBV	5	3000	TBD	Call TI	Call TI	-40 to 125		Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

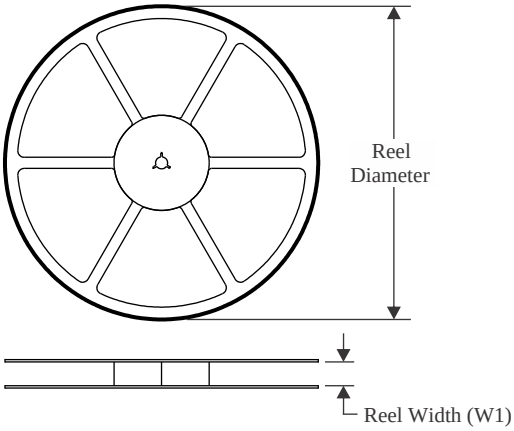
(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

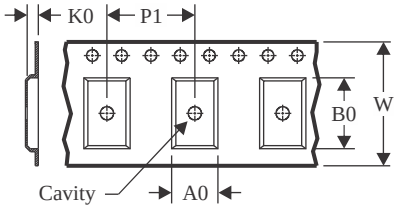
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

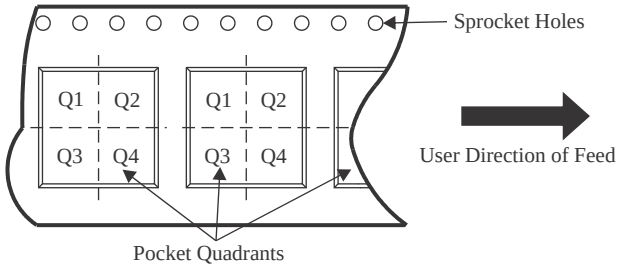


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

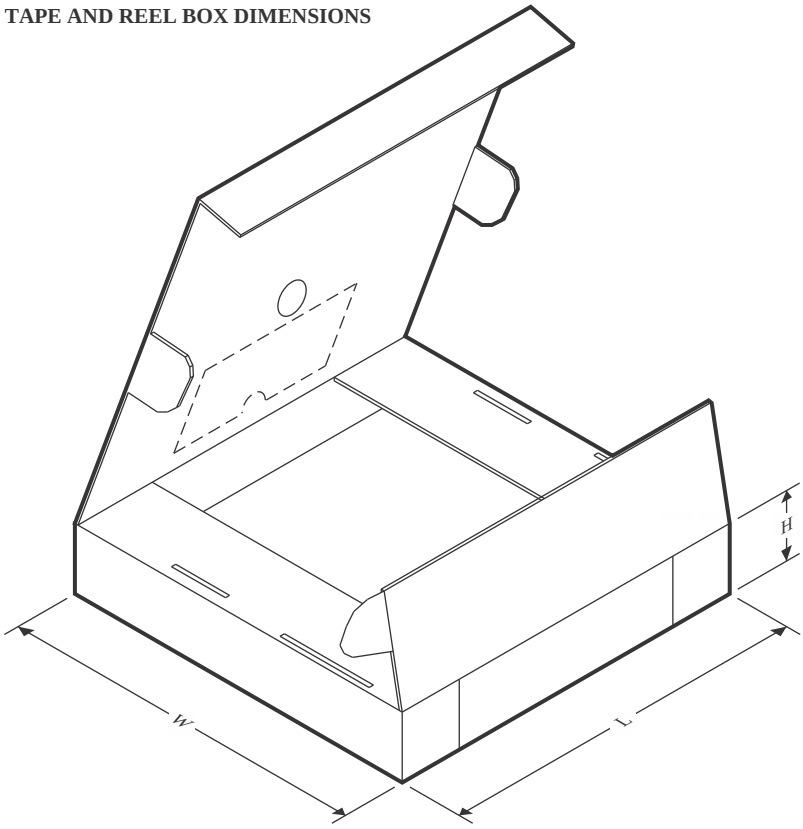
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA2328DGKR	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
OPA2328DGKT	VSSOP	DGK	8	250	180.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

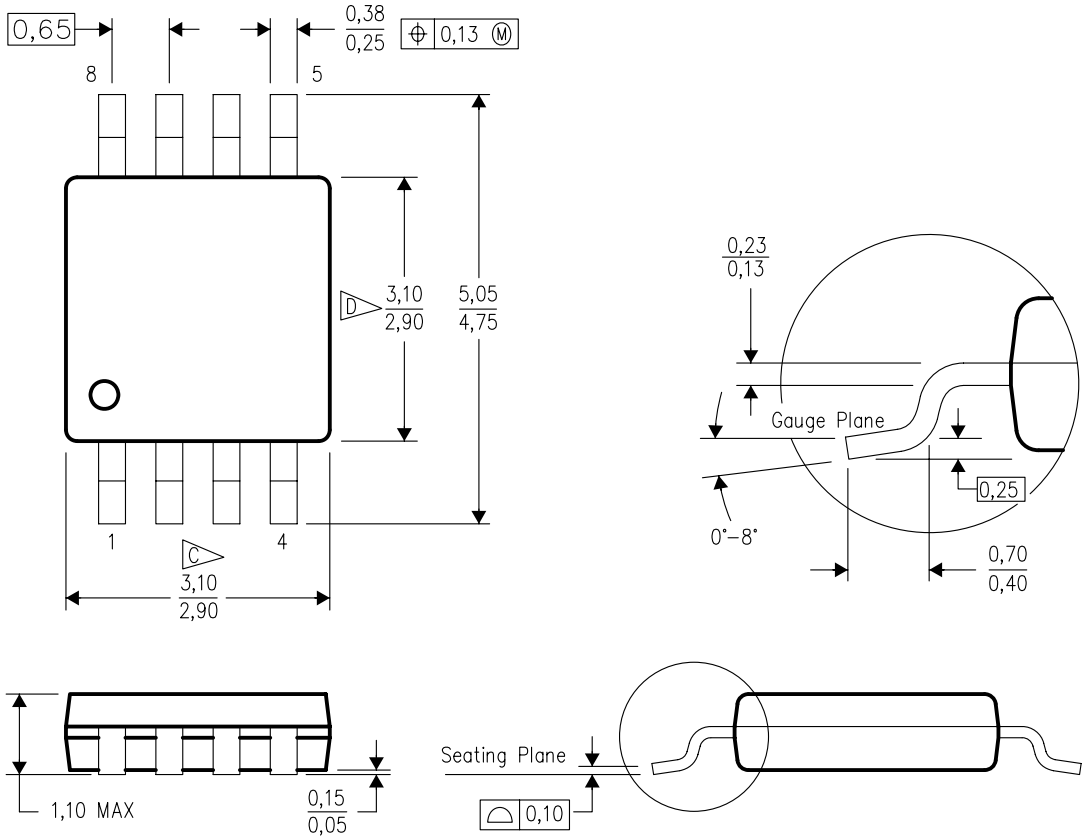
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA2328DGKR	VSSOP	DGK	8	2500	356.0	356.0	35.0
OPA2328DGKT	VSSOP	DGK	8	250	210.0	185.0	35.0

DGK (S–PDSO–G8) PLASTIC SMALL–OUTLINE PACKAGE



4073329/E 05/06

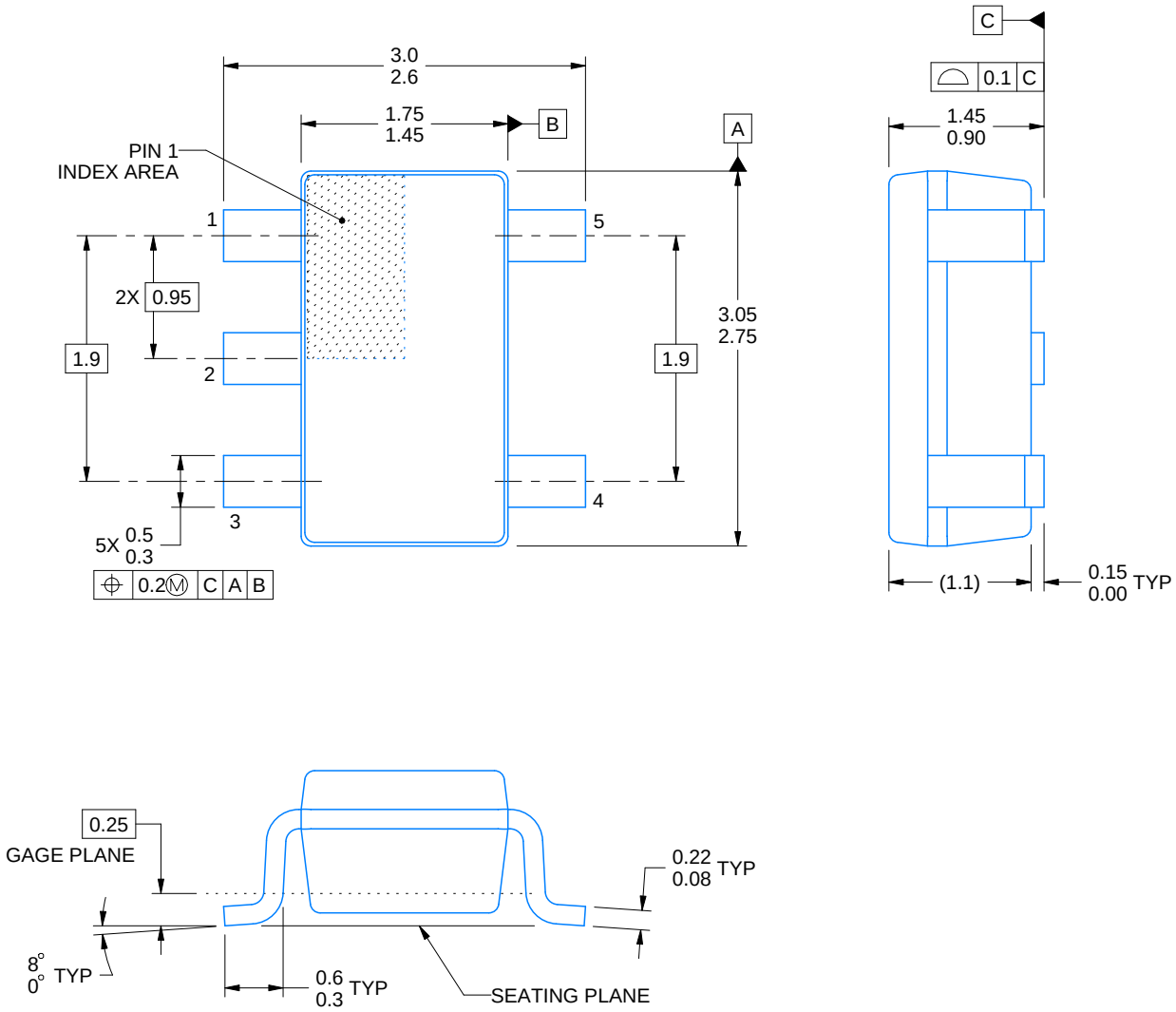
NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per end.
D. Body width does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
E. Falls within JEDEC MO–187 variation AA, except interlead flash.

PACKAGE OUTLINE

DBV0005A

SOT-23 - 1.45 mm max height

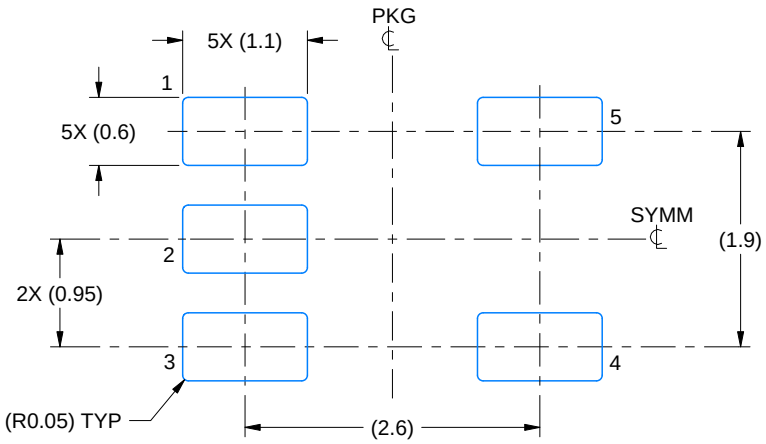
SMALL OUTLINE TRANSISTOR



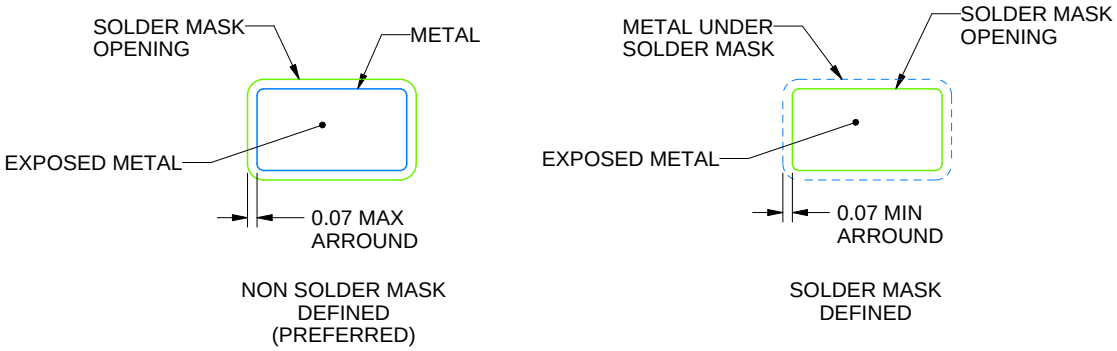
4214839/F 06/2021

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

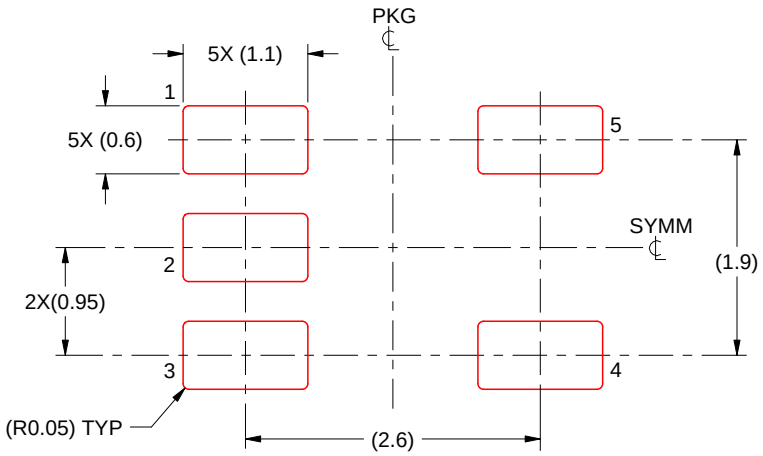


SOLDER MASK DETAILS

4214839/F 06/2021

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/F 06/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023，德州仪器 (TI) 公司