

KTH7112_EVB 电路板 使用说明

版本	日期	修订人	修订摘要
1.0	2026.04.02	HuQinbin	初次发布

目录

1. 简介.....	3
2. 硬件概述.....	3
3. 连接器接口定义.....	3
4. 功能说明.....	4
4.1. SPI 数据读取.....	4
4.2. 一键校准与一键置零.....	4
4.3. 输出模式切换.....	5
5. 常见问题解答.....	5

1. 简介

KTH7112_EVB 电路板主要用于昆泰芯高速高精度磁编码器芯片 KTH7112 的性能评估和测试。本文档将详细介绍该电路板的具体使用方法。

2. 硬件概述

KTH7112_EVB 电路板的硬件电路包括：编码器芯片，去耦电容，SPI 上拉电阻，指示灯，模式配置电阻，设置按键，连接器几部分。

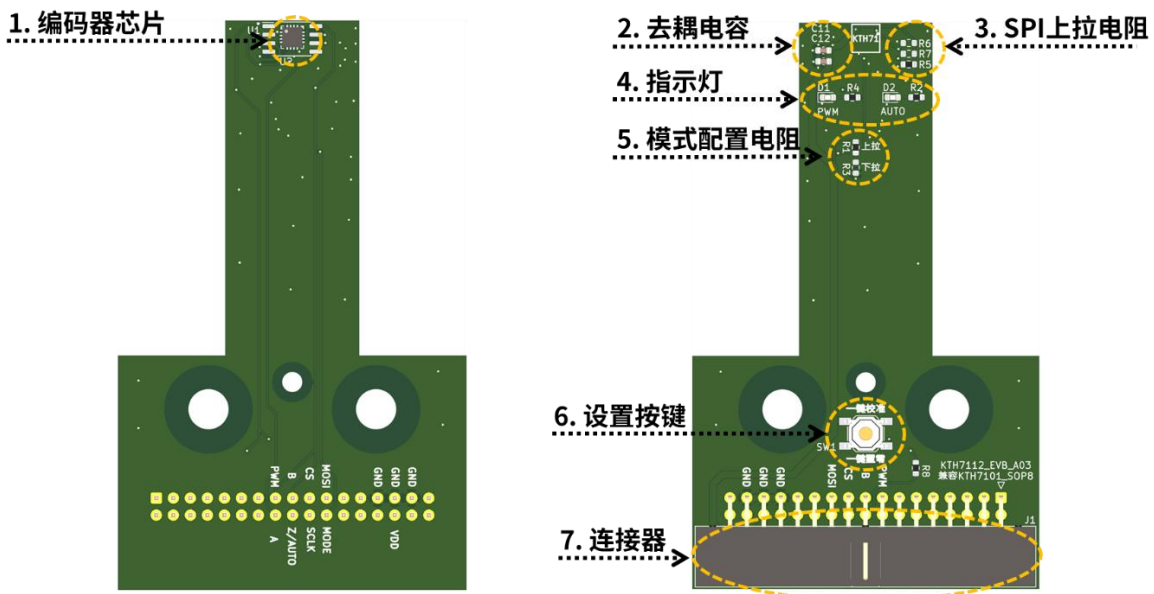


图 1 电路板外观图

电路板上对应的电路名称说明如下表。

表 1 电路板功能表

编号	电路名称	电路说明
1	编码器芯片	KTH7112 编码器芯片
2	去耦电容	用于编码器芯片电源滤波
3	SPI 上拉电阻	SPI 信号 CS, SCLK, SDA 的上拉电阻，默认仅上拉 SCLK 信号
4	指示灯	分别连接 U1.Pin9 的 PWM 管脚与 U1.Pin14 的 AUTO_CAL 管脚，用于指示对应管脚信号电平
5	模式配置电阻	连接 U1.Pin7 的 MODE 管脚，用于配置 MODE 管脚的上下拉电阻，默认上拉，即 MODE 管脚默认高电平
6	设置按键	SW1 按键与 U1.Pin14 直接相连，按下后 U1.Pin14 的 AUTO_CAL 管脚会被拉高电压
7	连接器	J1 连接器主要是引出编码器芯片上的各种信号

3. 连接器接口定义

连接器 J1 是一个管脚间距为 2.54mm 的 34PIN 线对板连接座，EVB 电路板的主要信号均可使用排线通过该连接器引出，管脚对应的信号定义可以参考对应管脚旁的丝印。

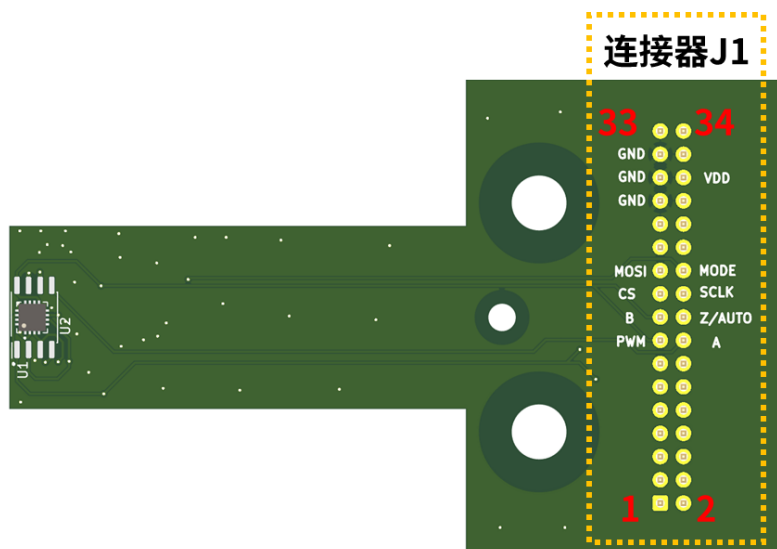


图 2 连接器 J1 接口图

J1 连接器主要有以下相关信号。

表 2 连接器 J1 管脚说明

管脚编号	管脚 PCB 丝印	KTH7112 对应接口	功能描述
J1. 15	PWM	U1. 9(PWM)	占空比输出口
J1. 18	AUTO	U1. 14(AUTO_CAL)	外部校准或调零触发接口，高电平有效
J1. 19	CS	U1. 3(Z/W/CS)	通过 MODE 引脚和 IO_MUX 寄存器配置 IO 功能
J1. 20	SCLK	U1. 6(B/V/SCLK/SSCK)	通过 MODE 引脚和 IO_MUX 寄存器配置 IO 功能
J1. 21	MOSI	U1. 2(A/U/SDA/SSD)	通过 MODE 引脚和 IO_MUX 寄存器配置 IO 功能
J1. 22	MODE	U1. 7(MODE)	接口输出控制
J1. 30	VDD	U1. 13(VDD)	编码器芯片供电，3.3V 至 5V 供电
J1. 27	GND	U1. 8(GND)	编码器芯片地
J1. 29			
J1. 31			

4. 功能说明

4.1. SPI 数据读取

首先，保证模式配置电阻是上拉状态的，即 R1 是焊接上的。然后将连接器 J1 的 VDD 和 GND 连接上电源。电路板上电后，KTH7112 芯片的 MODE 管脚处于高电平状态，U1.2, U1.6, U1.3 为三线 SPI 模式，此时即可以通过 J1 上的 CS, SCLK, MOSI 三个管脚与 KTH7112 芯片进行三线 SPI 通信，实现角度和寄存器相关数据的读取。

4.2. 一键校准与一键置零

EVB电路板上的SW1按钮与编码器芯片的AUTO_CAL管脚相连接，按下SW1按键后板子上的AUTO指示灯会亮起，同时会把编码器芯片的AUTO_CAL管脚拉高。或者通过J1.18(AUTO)管脚也可以把AUTO_CAL管脚拉高。该管脚被拉高后，编码器芯片根据当前角度的变化情况自动触发校准或者是置零。

当管脚被一直拉高，并且此时编码器芯片对应的信号磁铁是匀速转动的，编码器芯片则会进入校准模式对芯片进行角度校准，电路板上的PWM指示灯开始闪烁。校准完成后，如果校准成功则PWM指示灯常亮，校准失败则PWM指示灯熄灭。

当管脚被拉高超过2秒，而编码器芯片对应的信号磁铁是静止的，编码器芯片则会进入置零状态，将会把当前的角度值重新设置为零点，完成角度置零操作。

4.3. 输出模式切换

KTH7112_EVB 电路板的连接器 J1 的 CS, SCLK, MOSI 管脚与编码器芯片的 U1.2, U1.6, U1.3 管脚直接相连。而通过不同的 MODE 电平与 IO_MUX 寄存器组合配置，可以实现不同的数据输出方式。

表 3 KTH7112 接口输出选择表

PIN 脚及寄存器	状态	状态	状态	状态
PIN7:MODE	高电平	低电平	低电平	低电平
IO_MUX[2:0]	任意	4	1	2
PIN2	SDA	A	U	SSD
PIN6	SCLK	B	V	SSCK
PIN3	CS	Z	W	Z

MODE 电平的切换通过电路板上的模式配置电阻 R1 与 R3 进行上下拉更改，结合数据手册中 IO_MUX 寄存器数值更改可使得 J1 的 CS, SCLK, MOSI 管脚改为 ABZ, UVW, SSI 等不同输出方式。

5. 常见问题解答

无